

# Om faselåse kredsløb, specielt men henblik på frekvenssynthese

Af OZ7TA Jørgen Kragh, Forelvej 25, 3450 Allerød

## 1. Indledning

Fastlåste kredsløb PLL, anvendes til særdeles mange formål inden for moderne elektronik. I enhver moderne radiotransceiver forefindes flere PLL's. PLL har været ret sporadisk omtalt i OZ. Med undtagelse af litt. 1 har omtalen indskrænket sig til nogle bemærkninger i TR's spalte. Det er med god grund, der ikke har været den store omtale af PLL, idet det er meget svært at designe en god PLL. Der er en hel del „sortkunst“ involveret i et godt design, og selv erfarne designere har tit store vanskeligheder med at få en PLL til at fungere tilfredsstillende.

I denne artikel skal vi beskæftige os med de mest fundamentale ting omkring en PLL, og vi skal se lidt på, hvilke fælder der er i design af en PLL.

Artiklen er ikke en design manual for PLL, men mere en beskrivelse af, hvad der foregår i en PLL, således at vi måske får et lidt bedre indtryk, af hvordan „VFO“'en i en moderne radio fungerer.

## 2. PLL frekvenssynthese

PLLs kan, som nævnt, anvendes til mange andre formål end blot frekvensgenerering. Imidlertid skal vi indskrænke os til at betragte PLLs anvendt som frekvenssynthesizer.

En frekvenssynthesizer er et apparat der kan frembringe, syntetisere, en række frekvenser ud fra en given referencefrekvens, med samme nøjagtighed og frekvensdrift som referencen.

Fig. 1 viser en basal frekvenssynthesizer, som vi vil anvende som eksempel i denne artikel.

Fig. 1 indeholder en række byggeblokke, der dels kendes fra andre former for frekvensgenerering, dels er specifikke for PLLs.

XO er en stabil frekvensreference, der kan være en TCXO, en OCXO eller en PLL låst til en extern reference som f.eks. DCF77 eller Kalundborg langbølgesender.

Byggeblokkene mærket :m og :n er to frekvensdelere eller tællere, d.v.s. udgangsfrekvensen fra

blokkene er indgangsfrekvensen delt med hhv m eller n. Vi vil indskrænke os til at betragte m og n som hele tal.

VCO er en spændingsstyret oscillator, d.v.s. dens udgangsfrekvens  $f_0$  kan ændres ved at ændre på DC styrespændingen som tilføres oscillatoren.

Blokken mærket med  $\Phi$  er den centrale del af hele PLL'en, som vi vil studere nærmere.

Ser vi på fig. 1 har vi:

$$f_r = \frac{f_R}{m} \text{ og } f_0 = \frac{f_0}{n} \quad (1)$$

Fasedetektoren får altså to indgangssignaler  $f_r$  og  $f_0$ . Disse to sammenligner den og ændrer derpå DC styrespændingen til VCO'en, således at følgende er opfyldt:

$$f_r = f_0 \quad (2)$$

Når nu dette er opfyldt, stopper fasedetektoren med at ændre DC'en, med mindre VCO'en driver i frekvens. Gør den det, vil DC'en følge med, således at (2) altid er opfyldt. Vi har altså låst  $f_0$  til  $f_r$ .

Ved at sammenholde (1) og (2) får vi let:

$$f_0 = n \cdot \frac{f_R}{m} \quad (3)$$

Vi har hermed fået udtrykt  $f_0$  ved  $f_R$ , n og m.

Normalt er m et fast tal, mens n kan variere. Vi ser heraf, at  $f_0$  kan flyttes i spring på  $\Delta f$ , givet ved:

$$\Delta f = \frac{f_R}{m} = f_r \quad (4)$$

Jo finere opløsning der ønskes, jo mindre må  $f_r$  være.

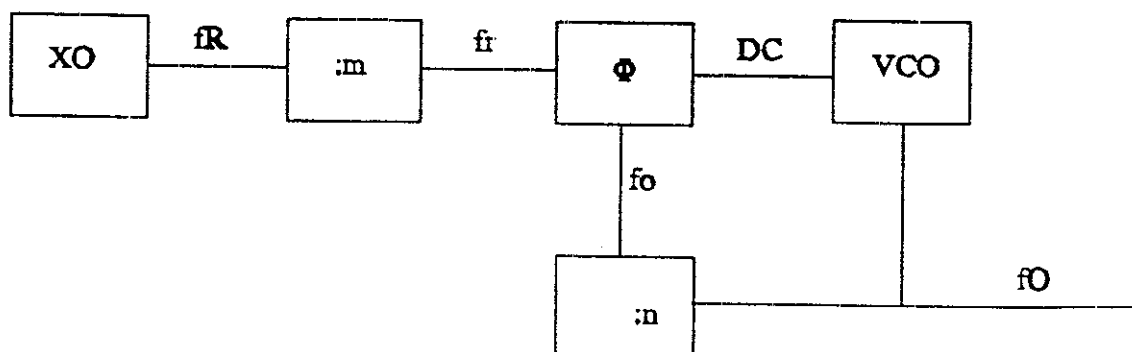


Fig. 1. Basal frekvenssynthesizer.

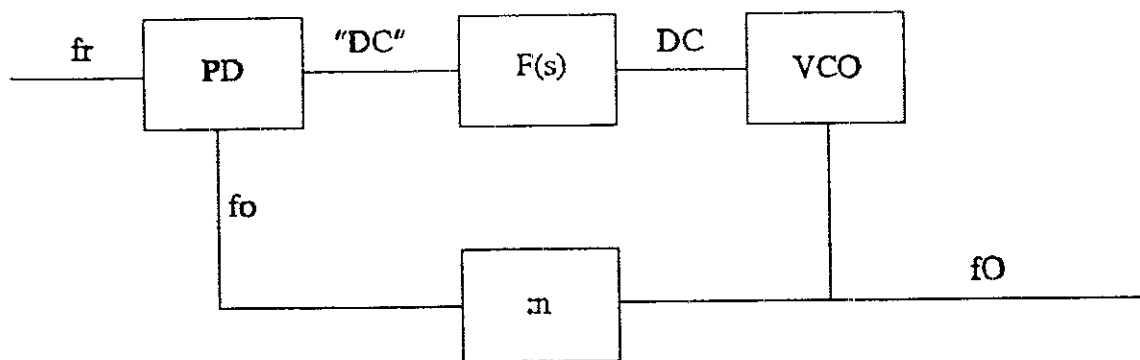


Fig. 2. En simpel PLL.

Lad os som eksempel beregne  $n$  og  $m$  for VCO, der skal gå fra 144 MHz til 146 MHz i spring på 25 kHz. Vi sætter  $f_r$  til 10 MHz og får da følgende værdier for  $n$  og  $m$ :

$$m = \frac{f_r}{\Delta f} = \frac{10 \text{ MHz}}{25 \text{ kHz}} = 400 \quad (5)$$

For den laveste frekvens 144 MHz finder vi:

$$n_{\min} = \frac{144 \text{ MHz}}{25 \text{ kHz}} = 5760 \quad (6)$$

og for den højeste frekvens tilsvarende:

$$n_{\max} = \frac{146 \text{ MHz}}{25 \text{ kHz}} = 5840 \quad (7)$$

Sætter vi nu  $n = 5824$ , kan vi ud fra (3) finde VCO's frekvens:

$$f_0 = 5824 \cdot \frac{10 \text{ MHz}}{400} = 145.600 \text{ MHz} \quad (8)$$

Ved at variere  $n$  mellem 5760 og 5840 kan vi altså variere  $f_0$  mellem 144 MHz og 146 MHz i 25 kHz spring.

Vi ser, at gøres  $f_r$  mindre, må  $n$  gøres større, hvis vi stadig vil dække det samme frekvensområde; til gengæld kan frekvensområdet så dækkes i finere spring.

Da  $m$  og dermed  $f_r$  er fast, vil vi i det næste se bort fra  $f_r$  og  $m$  og vedtage at indgangsfrekvensen til PLL'en er  $f_r$ . Herved får vi så fig. 2:

I denne figur er  $\Phi$  delt op i to dele.

PD er en fasedetektor, d.v.s. et kredsløb, der sammenligner de to indgangssignalers fase og afgiver en DC-spænding, der er afhængig af faseforskellen mellem  $f_0$  og  $f_r$ .

$F(s)$  er et lavpasfilter, der filtrerer DC'en fra PD inden den føres til VCO'en.

De 4 blokke i fig. 2 udgør de fundamentale byggeblokke i en PLL. En PLL's egenskaber er uløseligt

forbundet med disse 4 blokke og deres indbyrdes forhold. Vi kan ikke blot ændre på en af blokkene, uden at hele PLL'en ændrer egenskaber.

I det følgende skal vi se lidt på de 4 blokke.

### 3. Om notationen

Det blev nævnt, at  $F(s)$  er et lavpasfilter, d.v.s. dets udgangsspænding er en funktion af indgangsspændingens frekvens:

$$V_{ud}(t) = V_{ind}(t) \cdot A \quad (9)$$

Denne relation siger imidlertid intet om fasen af  $V_{ud}$  i forhold til  $V_{ind}$ , denne er nemlig også afhængig af frekvensen:

$$\theta_{ud}(t) = \theta_{ind}(t) + \phi \quad (10)$$

$A$  kaldes filtrets overføringskarakteristik og  $\phi$  dets fasekarakteristik.

Da vi i en PLL skal bruge både fase- og amplitudekarakteristikken, er det uheldigt at skulle regne med 2 udtryk. Vi erstatter derfor  $t$  med den komplekse variable  $s = \sigma + j\omega$ .

Ved at gøre dette kan vi slå (9) og (10) sammen til en funktion af  $s$ :

$$V_{ud}, \phi_{ud} = F(s) \cdot (V_{ind}, \phi_{ind}) \quad (11)$$

Denne omskrivning af  $A$  og  $\phi$ , som giver os mange fordele rent regnemæssigt er kendt som Laplace-transformationen, og kan skrives om:

$$F(s) = \mathcal{L}\{A(t)\} \quad (12)$$

Det falder uden for denne artikels rammer at beskrive Laplacetransformationen nærmere. Interesserede henvises til litt. 2 og litt. 3.

### 4. Fasedetektoren

En fasedetektor er et stykke elektronik, der sammenligner fasen af 2 AC-signaler og afgiver en DC-spænding, der er en funktion af fasedifferencen mellem de to AC-signaler.

2 AC-signaler kan sagtens have samme frekvens, selv om de ikke er i fase. Et eksempel herpå har vi i vores almindelige lysnet, hvor der som bekendt er 3 faser, der er forskudt  $120^\circ$  i forhold til hinanden. For at kunne tale om faseforskel mellem to signaler skal de have samme frekvens.

Imidlertid er PLL'ens opgave jo at styre  $f_0$  i forhold til  $f_r$ , d.v.s.  $f_0$  kan sagtens være forskellig fra  $f_r$ . I det tilfælde vil fasedetektoren være i en slags fejltilstand, hvor den vil afgive enten sin maximale eller minimale udgangsspænding eller afgive pulser. Fejlspændingen filtreres i lavpasfiltret og vil, når den tilføres VCO'ens, søge at trække dennes frekvens hen mod  $f_r$ . Når så  $f_0 = f_r$  begynder fasedetektoren igen at fungere korrekt.

Det er naturligvis også muligt at anvende en frekvensdetektor i stedet for en fasedetektor, men i det tilfælde kan vi risikere, at fasen af  $f_0$  driver i forhold til  $f_r$ , hvad der ikke altid er ønskeligt.

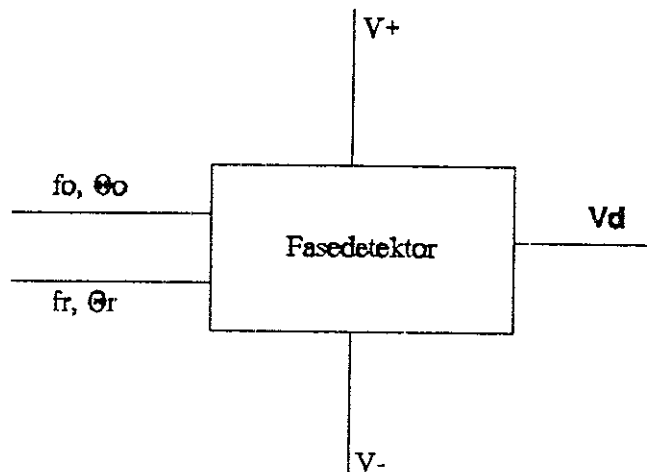


Fig. 3. Fasedetektoren.

Kalder vi nu fasen af  $f_r$  for  $\Theta_r$ , og tilsvarende fasen af  $f_0$  for  $\Theta_0$ , har vi følgende udtryk for fasedetektorens udgangsspænding, se fig. 3:

$$V_d = K_d \cdot (\Theta_0 - \Theta_r) \quad (13)$$

Størrelsen  $K_d$  kaldes fasedetektor-konstanten, og er et mål for fasedetektorens forstærkning af fejlsignalet, d.v.s. fasedifferencen mellem  $f_r$  og  $f_0$ .

Kalder vi nu fasefejlen  $\Theta_e$ , og ser på fig. 4, kan vi omskrive (13) til:

$$V_d = K_d \cdot \Theta_e \quad (14)$$

Da  $\Theta_e$  ikke kan blive større end  $2\pi$  er  $V_d$  periodisk med perioden  $2\pi$ , hvilket også kan ses af fig. 4.

Når PLL'en er i lås, d.v.s.  $f_r = f_0$  vil  $V_d$  altid befinde sig et sted på en af de skrå linjer i fig. 4. Er der frekvensforskel mellem  $f_r$  og  $f_0$ , befinder  $V_d$  sig så på enten  $V_+$  eller  $V_-$ , afhængig af den øjeblikkelige frekvensdifferens.

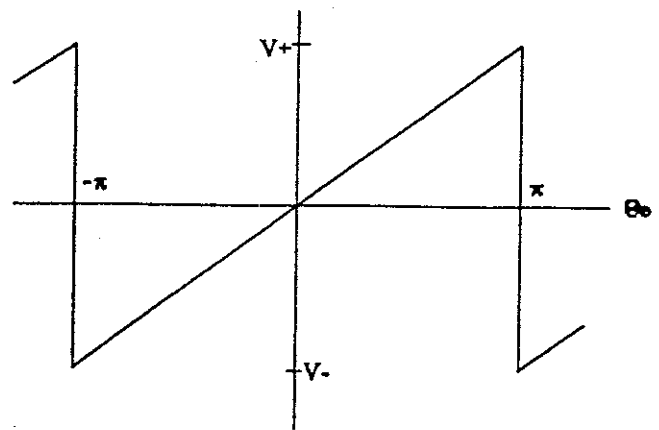


Fig. 4.  $V_d$  som funktion af  $\Theta_e$ .

Selve fasedetektoren kan realiseres på mange måder.

Den simpleste er en NOR gate eller et par dioder. Disse primitive fasedetektorer har naturligvis nogle svagheder grundet deres simpelhed og i de fleste tilfælde foretrækkes bedre, men også mere komplicerede detektorer, som regel opbygget som et sekventielt logiknetværk. Et eksempel herpå er kredsen 74HC4046, se litt. 4, der indeholder 3 forskellige fasedetektorer.

Ved studier af datablade over diverse fasedetektorer bygget som sekventielle netværk fås let det indtryk, at de er meget idéelle og dermed har en karakteristik, der er meget lig fig. 4. Dette er imidlertid ikke altid tilfældet.

I mange af disse detektorer er der en form for „hukommelse“, d.v.s. deres egenskaber er til en vis grad afhængig af dels fasedetektorens øjeblikkelige tilstand, men også af den foregående tilstand, et fænomen der gør det svært præcist at beregne en PLL's egenskaber, da vi ikke altid ved, hvilken tilstand fasedetektoren befinder sig i, endsiige hvilke tilstande den har gennemløbet, for at komme til denne tilstand. Desuden skal der tages hensyn til diverse tidsforsinkelser gennem netværket. Det er ikke muligt ud fra databladet over fasedetektoren at forudsige hvordan disse ting vil ytre sig, da de er afhængige af dels signalfrekvensen og dels af indgangssignalernes kurveform.

Til trods for disse problemer, er fasedetektoren i de fleste LSI synthesizerkredse som f.eks. Siemens TBB 206 og lignende opbygget som et sekventielt netværk. Det virker da også i de fleste tilfælde tilfredsstillende, blot vi husker at nogle af uforklarlige ting, der kan ske i en PLL kan skyldes detektoren.

Udgangssignalet fra fasedetektoren af den sekventielle type er ikke nødvendigvis en ren DC-spænding, men kan være pulser, hvis middelværdi vil ligge på den skrå kurve i fig. 4. Pulserne vil have positiv eller negativ polaritet alt afhængig af, hvad vej PLL'en skal styre  $f_0$ . Når  $\Theta_e = 0$  vil de fleste detektorer gå i en højimpedanset tilstand og dermed fastlåse

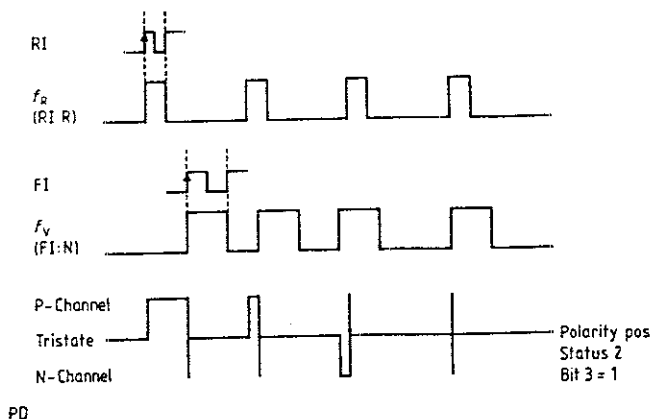


Fig. 5 udgangssignal fra en sekventiel fasedetektor.

den øjeblikkelige spænding på indgangen af lavpasfiltret. Dette er illustreret i fig. 5, der er taget fra litt. 5:

Her ser vi, at udgangen går højimpedanset når  $\Theta_e = 0$ , og filtret vil derfor bibeholde sin spænding indtil  $\Theta_e$  eventuelt ændrer sig.

En anden form for fasedetektor er en balanceret blander. Her er der tale om en analog multiplikation af  $f_r$  med  $f_0$ . Resultatet af denne multiplikation er dels summen af de to signalers frekvenser, dels differencen, der jo meget gerne skulle være 0. Den øjeblikkelige amplitude af signalkomponenten med frekvensen 0, d.v.s. DC, er et udtryk dels for den øjeblikkelige amplitude af de to signaler, men også for deres faseforhold.

For at undgå, at fasedetektorens udgangsspænding vil variere som funktion af indgangssignalernes amplituder, anbringes normalt en begrænser inden indgangene på denne type fasedetektor, som vist på fig. 6.

Denne type fasedetektor anvendes ikke ret meget i PLLs til frekvenssynthese, men en del i PLLs til eks. filtrering eller klokregenerering.

### 5. Lavpas- eller loopfiltret

Som vist på fig. 2 anbringes et filter mellem fasedetektoren og VCO'en. Dette filter, der altid er en form for lavpasfilter, kaldes loopfiltret, og dets overføringsfunktion  $F(s)$  er en af hovedhjørneste-

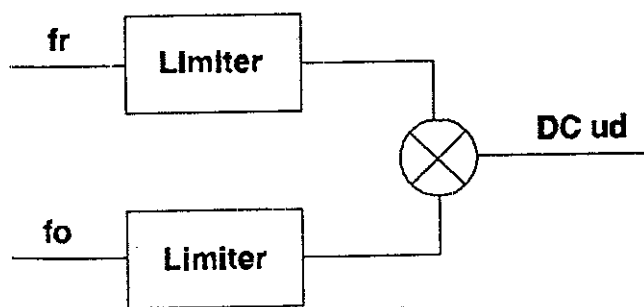


Fig. 6. Fasedetektor med analog multiplifier.

ene i PLL design. Mangt et godt PLL designoplæg er strandet på et elendigt designet loopfilter.

Loopfiltret er basalt set et lavpasfilter af en form som et af filtrene i fig. 7.

Der er ikke den store forskel på om der benyttes den ene eller den anden type filter. Den væsentlige forskel er, at det aktive filter vender fasen  $180^\circ$  i forhold til det passive filter, men dette kan opvejes ved, når man anvender det aktive filter, at vende fasen yderligere  $180^\circ$  i fasedetektoren.

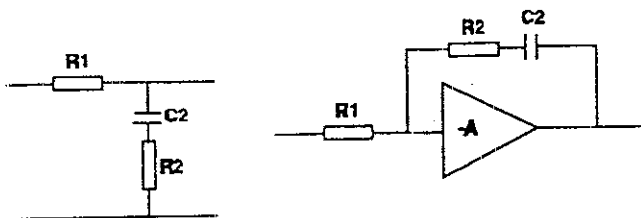


Fig. 7. Loopfiltre.

Ser vi bort fra dette fortegnsskift og sætter A meget stor, kan  $F(s)$  opskrives for de 2 filtre som:

$$F_{\text{passiv}}(s) = \frac{1 + sR_2C_2}{1 + sC_2(R_1 + R_2)} \quad (15)$$

$$F_{\text{aktiv}}(s) = \frac{1 + sR_2C_2}{sR_1C_2} \quad (16)$$

I resten af denne artikel vil vi benytte det aktive filter, og i fig. 8 er vist hvorledes dette filter kan realiseres med en operationsforstærker.

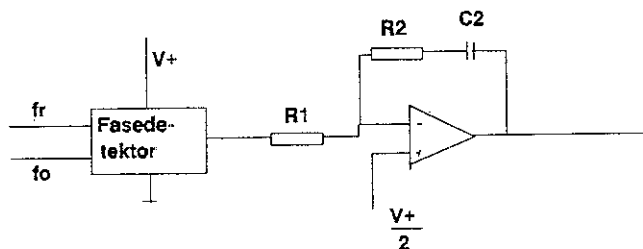


Fig. 8. Aktivt loopfilter realiseret med operationsforstærker.

En PLL med et loopfilter som fig. 7 kaldes en 2. ordens PLL, fordi loopfiltret er et lavpasfilter af 1. orden. En PLL kan realiseres uden loopfilter og kaldes da en 1. ordens PLL.

Langt de almindeligste former for PLLs er af 2. orden eller i sjældnere tilfælde af 3. orden. PLLs af 3. orden kan realiseres, og PLLs af højere orden end 3. orden er ustabile.

### 6. VCO'en

Den spændingsstyrede oscillator, VCO'en, er den næste byggeblok

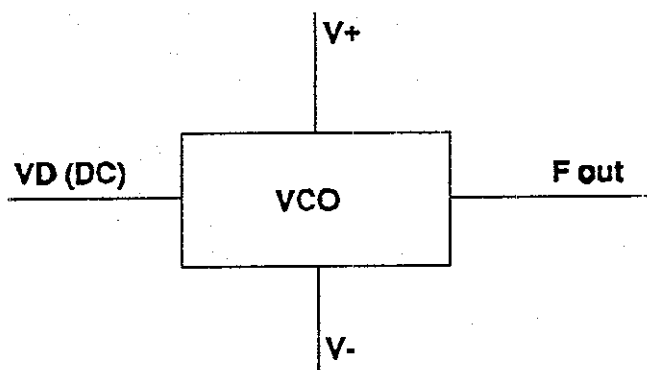


Fig. 9. Basal VCO.

VCO'en er kendetegnet ved, at dens udgangsfrekvens er en funktion af en DC styrespænding der tilføres den udover forsyningsspændingen, se fig. 9.

Inden for VCO'ens arbejdsområde er der følgende relationer mellem dens udgangsfrekvens og DC styrespændingen:

$$f_0 = f_{\min} + K_0 \cdot V_d \quad (17)$$

$f_{\min}$  er den laveste frekvens oscillatoren kan svinge på, d.v.s. den frekvens den svinger på, hvis styrespændingen til den er 0.  $K_0$  kaldes VCO'ens oscillator-konstant eller støjhed, og måles i Hz/Volt. Oscillatorens dækningsområde er derfor bestemt af  $f_{\min}$  og produktet af  $K_0$  og  $V_d$ .

Der har gennem tiderne været publiceret et utal af forskellige VCO typer, både i OZ og i udenlandske amatørradioblade, så der skal her blot henvises til litteraturen. Der skal dog nævnes nogle få egenskaber ved VCO'en, som er vigtige at huske, når denne skal konstrueres:

1. Rimeligt konstant  $K_0$  over arbejdsfrekvensområdet.
2. Lav fasestøj.
3. En rimelig lav temperaturdrift.

Derimod behøver VCO'en ikke at have en meget stor frekvensstabilitet. Det sørger PLL'en jo for at den opnår.

## 7. Den variable deler

Den variable deler er et logiknetværk, der kan dele en indkommende frekvens med et variabelt tal, der i vores tilfælde altid er et helt tal.

Som for VCO'ens vedkommende findes der en omfattende litteratur om frekvensdelere, hvorfor der også her henvises til tidligere publiceret materiale i OZ. Der skal dog nævnes et par punkter vi skal være opmærksomme på ved valget af deler:

1. Skal med sikkerhed kunne behandle den maksimale VCO frekvens.
2. Lave set-up tider ved skift af deleforhold.
3. Lavt jitter.

Anvendes højintegrerede synthesizerkredse og prescalere vil punkt 2 og 3 normalt ikke volde vanskeligheder, men anvendes f.eks. TTL kredse, kan især punkt 2 give problemer.

En enkelt type frekvensdeler skal dog omtales nøjere, da den anvendes i stort set alle moderne højtintegrerede synthesizerkredse.

Da det er meget svært at bygge programmerbare delere til meget høje frekvenser, hvorimod det er lettere at bygge delere med et fast deleforhold, er det nødvendigt at anvende en speciel teknik for at kunne lave en variabel deler til frekvenser over ca. 50 MHz. Denne type deler der er vist på fig. 10, kaldes en dual-modulus deler og består af i alt 3 tællere samt lidt styreløjik.

Den første tæller, kaldet prescaleren, kan dele med et af to faste tal  $N$  eller  $N+1$ , hvorimod de 2 andre tællere kan dele med hhv.  $M$  eller  $A$ , hvor både  $M$  og  $A$  kan vælges frit, så længe blot  $A$  er mindre end både  $N$  og  $M$ .

Tælleren fungerer som følger.

Når sekvensen starter, er prescaleren sat til at dele med  $N+1$ , og  $A$ - og  $M$ -tællerne er sat til at tælle nedad fra hhv.  $A$  og  $M$ . Indgangssignalet klokkes prescaleren 1 gang for hver periode. Udgangssignalet fra prescaleren, hvis frekvens jo er indgangsfrekvensen delt med  $N+1$ , føres til begge de 2 andre tællere, der altså klokkes parallelt.

Da  $A < M$ , vil  $A$ -tælleren nå til 0 før  $M$ -tælleren. Når dette sker, skifter prescaleren til at dele med  $N$ ,  $A$ -tælleren stopper, men  $M$ -tælleren fortsætter med at tælle nedad nu blot klokkes med indgangsfrekvensen delt med  $N$ . Når så  $M$ -tælleren når til 0, afgiver den en puls på sin udgang samtidig med at hele processen startes forfra, d.v.s. prescaleren sættes til at dele med  $N+1$ , og  $A$ - hhv.  $M$ -tællerne presættes.

Først beregner vi efter hvor mange perioder  $A$ -tælleren når det 0, dette tal kaldes  $n_A$ :

$$n_A = (N + 1) \cdot A \quad (18)$$

Når  $A$ -tælleren når 0, mangler  $M$ -tælleren stadig  $M-A$  i at nå 0. Der skal derfor yderligere et antal klok-pulser til, dette antal kaldes  $n_M$  og kan beregnes til:

$$n_M = (M - A) \cdot N \quad (19)$$

Det totale antal klok-pulser på indgangen af prescaleren for at fuldføre en hel sekvens er da:

$$n = n_A + n_M = (N + 1) \cdot A + (M - A) \cdot N \quad (20)$$

som vi let kan omskrive til:

$$n = N \cdot M + A \quad (21)$$

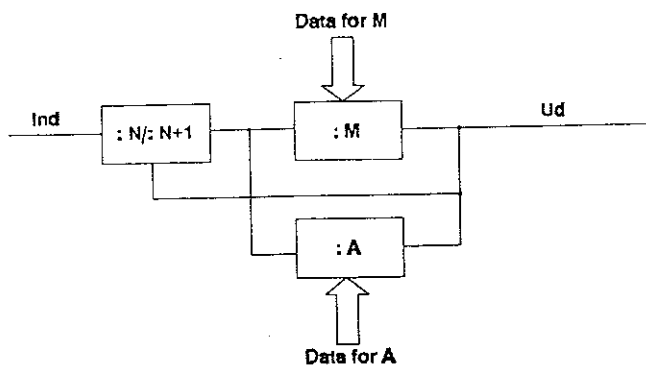


Fig. 10. Dual-modulus tæller.

Ved nu at variere M og A på passende vis, kan vi sætte n til alt fra  $2N + 1$  og opfejer.

Prescaleren fås færdige med deleforhold på 32 hhv. 33, 64 hhv. 65 og 128 hhv. 129, og med grænsefrekvenser op til ca. 3 GHz. De fleste fås i flere udgaver, således at de kan styres fra næsten alle tilgængelige synthesizerkredse. Visse synthesizerkredse, som f.eks. Plessey NJ88C31 har prescaleren indbygget

### 8. Programmering af de variable delere

Som vi har set i afsnittene 2 og 7, er det ikke helt enkelt at beregne deleforholdet n, og hvis synthesizeren skal kunne tunes i meget fine frekvensspring, bliver det hurtigt temmelig indviklet, selv om de grundlæggende regneoperationer er meget simple.

Programmering af delerne kan deles i to typer, de parallelt programmerede og de serielt programmerede.

Ved de parallelt programmerede delere indlæses deleforholdet n parallelt til deleren, dataformatet kan være enten binært, hexadecimalt eller, hvad der er mere almindeligt, BCD-kodet. Denne form for programmering er kendt fra f.eks. ombyggede biltelefoner til VHF og UHF samt fra ICOM IC2/IC4 kalderadioer. Man-machine interfacet (MMI) består her normalt af nogle omskiftere, hvor enten frekvensen indlæses mere eller mindre direkte, som på ICOM IC2, eller der indlæses et kanalnummer, der mere eller mindre logisk er relateret til den ønskede frekvens. Det er muligt at anvende en form for „VFO-hjul“ til at give frekvensen, men det kræver en hel del styrelogik.

For at omsætte frekvensindlæsningen fra MMI til et tal deleren kan forstå, findes der som regel et mellemled i form af en look-up tabel i en PROM eller f.eks. en BCD til binær omsætter.

Da deleforholdet således skal repræsenteres på en eller anden binær form på synthesizerens indgang, er det klart, at dette kræver et meget stort antal dataledninger. Bruger vi eksemplet fra afsnit 2, ser vi let, at hvis deleforholdet skal repræsenteres f.eks. hexadecimalt, kræves der 16 dataledninger ind til deleren, hvad der klart er uhensigtsmæssigt, da det fylder meget.

En parallel programmeret synthesizer er derfor i dag en noget forældet konstruktion, dens største fordel ligger i den forholdsvis simple omsætning mellem MMI og den programmerbare deler.

Moderne synthesizerkredse er serielt programmeret, hvilket vil sige at data til de forskellige delere læses serielt ind i kredsen, som regel synkront klocket med en separat klokledning. Fordelen ved denne programmeringsform er at den sparer ben på synthesizerkredsen, da den normalt kun kræver tre ben, et databen, en klokben og eventuelt et „chip enable“ ben. En komplet synthesizer kan derfor i dag være i en 16 bens IC pakning.

Ulemper ved denne programmeringsform er at det kræver en form for mikroprocessor som mellemled mellem MMI og synthesizerkredsen.

Programmeringen af mikroprocessoren er i sig selv en temmelig simpel sag, så længe det kun drejer sig om simple styreopgaver, og det er i dag vel næppe til at undgå at anvende en form for mikroprocessor i styringen af en moderne radio.

Ved at anvende en mikroprocessor, kan der bygges et styrekredsløb, der både kan scanne enten et tastatur eller et „VFO-hjul“ og skrive frekvensen i et display, foruden at mikroprocessoren, hvis det ønskes, kan foretage styring af andre funktioner i radioen. Dette koncept er velkendt fra alle moderne kommercielle transceivere.

Er vi kun interesseret i at lade mikroprocessoren styre synthesizeren og eventuelt lave en form for frekvensudlæsning, er det meget simpelt at realisere styrekredsløbet. Hertil kan anvendes f.eks. en Motorola MC68HC05 mikrocontroller, der kan fås i mange forskellige udgaver, og som netop er beregnet til små og mellemstore styreopgaver. Programmet til mikrokontrollen behøver ikke, hvis det er skrevet rigtigt, at fylde mere end 2 kbytes, og er derfor en overkommelig opgave at skrive i assembler.

### 9. Den samlede sløjfe

Efter denne gennemgang af de forskellige byggeblokke i en PLL skal vi se nærmere på, hvad der sker, når blokkene sættes sammen til en PLL.

Det første der skal beregnes en loopgain eller sløjfeforstærkningen, der er den samlede forstærkning rund i sløjfen i fig. 2. Sløjfeforstærkningen får vi ved simpelthen at multiplicere de enkelte blokkes forstærkning. Da  $f_0$  styres ved hjælp af faseren af f, får vi sløjfeforstærkningen  $G(s)$  til:

$$G(s) = \frac{1}{s} \cdot K_0 \cdot K_d \cdot \frac{1}{n} \cdot F(s) \quad (22)$$

En mere interessant størrelse end  $G(s)$  er imidlertid forholdet mellem  $\Theta_0$  og  $\Theta_r$ , d.v.s. referencefrekvensens evne til gennem loopet af fastholde  $f_0$ . Denne

størrelse kaldes PLL'ens lukket sløjfe overføringsfunktion, og er givet ved:

$$\frac{\Theta_o}{\Theta_r} = H(s) = \frac{G(s)}{1+G(s)} \quad (23)$$

Indsættes heri nu udtrykket for  $F(s)$  for det aktive filter (16), får vi efter lidt regneri følgende udtryk for  $H(s)$ :

$$H(s) = \frac{K_o \cdot K_d \cdot \frac{1}{n} \cdot (sR_2C_2 + 1)}{R_1C_2s^2 + s(K_oK_d \frac{1}{n} R_2C_2) + \frac{K_oK_d}{n}} \quad (24)$$

Ved at indføre to størrelser  $\omega_n$  og  $\zeta$ , kan dette udtryk omskrives til:

$$H(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (25)$$

$$\omega_n = \sqrt{\frac{K_o \cdot K_d}{n \cdot R_1 \cdot C_2}} \quad (26)$$

$$\zeta = \frac{\omega_n \cdot R_2 C_2}{2} \quad (27)$$

Disse to størrelser er vigtige for en PLL's egenskaber, idet de bestemmer dels hvor hurtigt  $f_o$  kommer på plads, efter der er skiftet deleforhold og dels bestemmer de hvor hårdt  $f_o$  er koblet til  $f_r$ , noget der har betydning for den resulterende fasestøj på  $f_o$ .

I fig. 11 er vist  $H(s)$  for flere værdier af  $\zeta$ , og vi kan se, at for små værdier af  $\zeta$  er der et stort „oversving“ på  $H(s)$ .

Er  $\zeta$  meget lille vil sløjfen gå i swing på  $\omega_n$ . I det tilfælde er der ikke tale om et stabilt system, men en oscillator, der styrer en anden oscillator nemlig VCO'en. Et sådant system har et højst besynderligt spektrum.

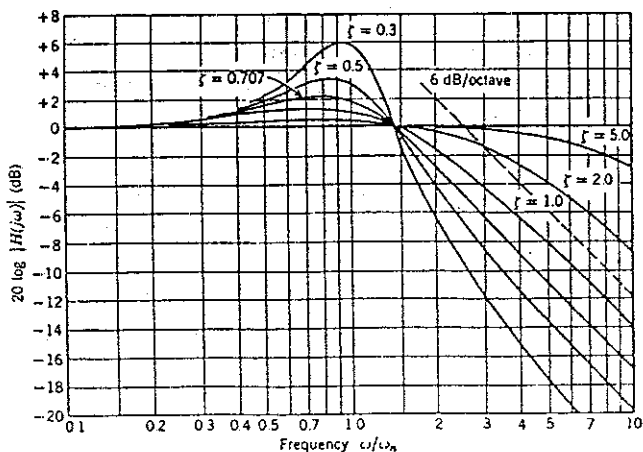


Fig. 11. Lukket sløjfe overføringsfunktion, efter litt 6

$\zeta$  fortæller os noget om, hvor hurtigt VCO'en kommer på plads, hvis f.eks.  $n$  ændres, d.v.s. der skiftes frekvens i PLL'en. Jo større  $\zeta$ , jo hurtigere kommer VCO'en på plads. Normalt vælges  $\zeta$  i området 0,7 til 4.

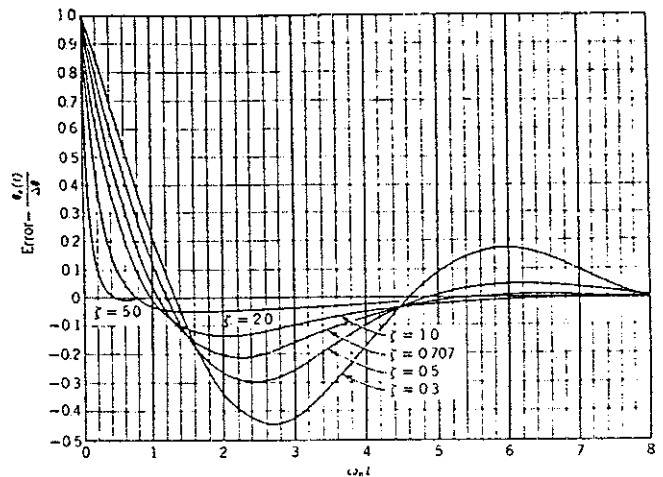


Fig. 12. Indsvingsningsforløb for  $f_o$ , efter litt 6.

På fig. 12 kan vi se indsvingsningsforløbet for  $f_o$  for forskellige værdier af  $\zeta$ , og vi ser let, at  $f_o$  er meget hurtigere på plads på 0-linjen ved høje værdier af  $\zeta$ .

Vender vi tilbage til (11), ser vi, at  $H(s)$  er et lavpasfilter. Dette har stor betydning for hvor hurtige frekvensvariationer i  $f_o$  PLL'en er i stand til at modkoble. En PLL kan kun modkoble variationer i  $f_o$  op til  $H(s)$ 's grænsefrekvens  $f_g$ , der altid vil ligge højere end  $\omega_n$ , hvorimod frekvensvariationer der ligger over  $f_g$ , simpelthen er for hurtige, til at PLL'en kan nå at følge med og korrigere for dem.

At en PLL derfor har begrænset regulerings-båndbredde har betydning for fasestøjen på  $f_o$ , muligheden for at frekvensmodulere VCO'en samt for PLL'ens evne til at „fange“ VCO'en, hvis denne er for langt fra den ønskede frekvens.

Fasestøj fra en oscillator degraderer, som vi ved, dens kvalitet. Det er dette fænomen der i særlige grelle tilfælde blandt radioamatører er kendt som „kogende oscillator“.

Ved at anvende en meget faseren referencefrekvens i vores PLL kan vi modkoble fasestøjen fra  $f_o$  op til og med  $H(s)$ 's 3 dB grænsefrekvens, d.v.s.  $f_g$ , hvorimod fasestøj på frekvenser over  $f_g$  ikke bliver fjernet af PLL'en.

I fig. 13 er vist spektret af en støjende oscillator, og i fig. 14 er vist spektret af en faseren oscillator, og vi ser hvordan den støjende oscillator breder sig ud til siderne.

Anvender vi nu oscillatoren fra fig. 13 som VCO, og oscillatoren fra fig. 14 som referenceoscillator i vores PLL, vil det resulterende spektrum for VCO'en, når systemet er i lås, se ud som fig. 15.

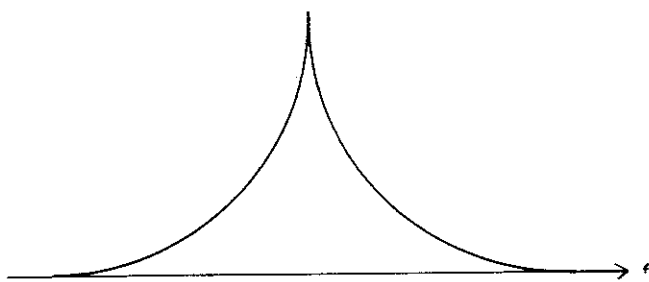


Fig. 13. Spektrum for støjende oscillator.

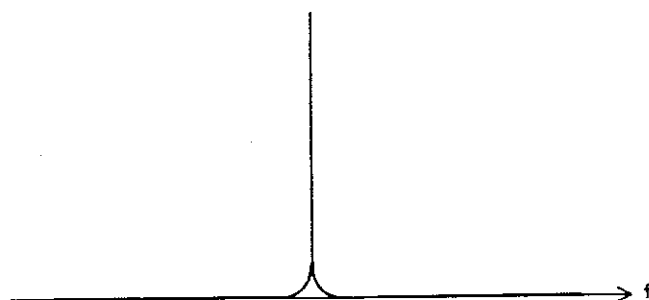


Fig. 14. Spektrum for faseren oscillator.

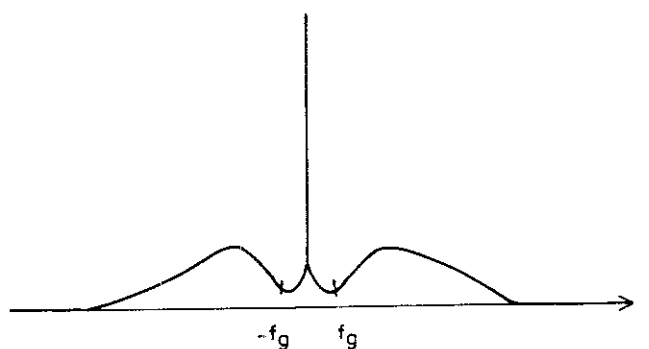


Fig. 15. Spektrum for støjende oscillator modkoblet med en PLL.

Meget tæt på bærebølgen er fasestøjen meget lav, da det her er fasestøjen fra referencefrekvensen, der er den dominerende, medens fasestøjen længere ude vokser, idet vi her er uden for PLL'ens båndbredde, således at fasestøjen fra VCO'en slår igennem. Støjen begynder at vokse op i frekvensafstanden  $f_g$  fra bærebølgen.

En PLL kan derfor kun til vis grad „rense“ en støjende oscillator

Netop dette fænomen, at kun fase- og frekvensvariationer på VCO'en op til en vis grænse bliver

fjernet af PLL'en, kan vi udnytte til at frekvensmodulere VCO'en og dermed let indføre frekvensmodulationen i senderen.

I fig 16 er vist en forstørret udsnit af fig 2, hvor der mellem loopfiltret og VCO'en er indsat et adderingsled, hvor styrespændingen fra loopfiltret adderes med et modulationssignal, der i vores tilfælde er et AC-signal

Resultatet af denne addition er at styrespændingen til VCO'en er en DC overlejret med en AC spænding. Dette medfører, at VCO'en vil tune til den frekvens, som DC'en angiver, men samtidig vil den variere omkring denne frekvens i takt med AC signalet, altså blive frekvensmoduleret af AC signalet.

Denne frekvensmodulation af VCO'en vil PLL'en opfatte, som om VCO'en ikke bliver på sin frekvens og vil derfor søge at modvirke den. Imidlertid har vi set, at en PLL netop ikke kan modvirke variationer på VCO'en, hvis disse ligger over PLL'ens grænsefrekvens  $f_g$ .

Vælges denne grænsefrekvens nu lavere end den laveste modulationsfrekvens, så vil PLL'en ikke kunne ophæve frekvensmodulationen. Princippet anvendes i stort set alle synthesizerstyrede FM radioer til VHF og UHF.

For at kunne frekvensmoduleres med f.eks. et talsignal må  $f_g$  og dermed  $\omega_n$  være lav, typisk er  $f_g$  under 100 Hz.

Hvis VCO'en, af en eller anden årsag befinder sig meget langt fra den ønskede frekvens, kan det hændes, at PLL'en ikke kan „fange“ VCO'en og få den på plads, PLL'en er da „ude af lås“, og vi har ingen indflydelse på, hvad frekvens VCO'en befinder sig på. Dette er selvfølgelig ikke heldigt hvis VCO'en er en del af en sender.

Vi vil derfor angive et tilnærmet udtryk for fangområdet, d.v.s. det frekvensområde indenfor hvilket VCO'en skal befinde sig for at PLL'en går i lås. Fangområdet  $\Delta\omega_F$  kan beregnes til:

$$\Delta\omega_F = 2 \cdot \zeta \cdot \omega_n \quad (28)$$

Fangområdet er altså direkte proportionalt med de to essentielle parametre  $\omega_n$  og  $\zeta$ .

Fra det ovenstående er det klart, at et godt synthesizerdesign er en balanceakt mellem modstridende krav til de indgående parametre, både hvad angår låsetid for PLL'en, fasestøj fra VCO'en, evne til at kunne frekvensmoduleres samt krav til fang-

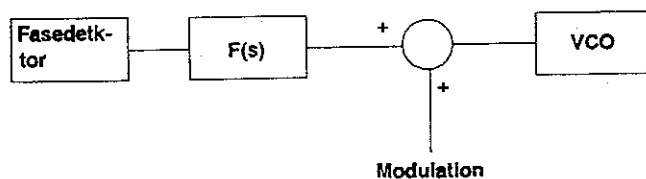


Fig. 16. Indførelse af frekvensmodulation i en PLL.



området. Alle hænger sammen med  $\omega_n$  og  $\zeta$  og stiller modstridende krav til disse størrelser.

For at give et overblik over, hvad der egentlig sker, hvis vi piller ved en af parametrene i en PLL, er de forskellige parametre og deres mest umiddelbare påvirkninger af systemet opstillet:

Referencefrekvens:	Bestemmer suverænt frekvensnøjagtighed og frekvensdrift. Desuden bestemmer referenceoscillatoren VCO'ens fasestøj inden for $f_0$ .
$K_0, K_d$ og $n$ :	Disse parametre er angivet ved systemdesignet og indgår i $H(s)$ .
VCO'en:	VCO'ens fasestøj er afgørende for hele systemets støj ved frekvenser uden for loopets båndbredde.
$\omega_n$ :	Lav $\omega_n$ medfører længere låsetid og dårligere fasestøjdata, hvis VCO'en har meget fasestøj. Til gengæld vil en lav $\omega_n$ muliggøre frekvensmodulation af VCO'en. Høj $\omega_n$ medfører kortere låsetid og bedre fasestøjdata, men kan til gengæld give problemer med utilstrækkelig dæmpning af referencefrekvensen
$\zeta$ :	Høj $\zeta$ medfører lavere låsetid, men højere $f_0$ , svarer til lav $\zeta$ og højere $\omega_n$ . Lav $\zeta$ medfører længere låsetid og meget oversving på $f_0$ under låseprocessen. Meget lave $\zeta$ medfører ustabilitet. Produktet af $\omega_n$ og $\zeta$ bestemmer fangområdet.

## 10. Praktiske overvejelser

Som det vil være tydeligt nu, er det ikke nogen simpel sag at konstruere en PLL. Det ser måske ikke så svært ud, men for ikke at gøre det totalt uoverskueligt, har vi kun regnet på det lineære tilfælde, d.v.s. hvor både VCO og loopfilter samt fase-detektoren opfører sig pænt, hvad der ikke altid er tilfældet, jfr afsnit 4.

Det er ikke ekstremt svært at designe en PLL ud fra f.eks. (24), så længe der kan regnes med lineære og idéelle komponenter. Først når en PLL er designet ud fra det lineære tilfælde og opbygget, kan vi ved at måle på resultatet få et overblik over, hvor tæt PLL'en er på det ønskede. Derefter kan vi begynde at justere på de enkelte parametre.

Et rigtigt PLL design vil derfor altid indeholde et moment af „cut and try“. Bag dette „cut and try“ ligger der så den enkelte designers erfaring fra tidligere design af PLLs, og det er denne erfaring, der giver PLL design et vist skær af „sortkunst“.

Det er naturligvis muligt at lave et design, der ved første skud kommer tættere på virkeligheden end (24) angiver. Det kan imidlertid kun lade sig gøre, hvis vi kender de øvrige poler og nulpunkter i overføringsfunktionen (24), hvad vi som nævnt ikke altid gør. I øvrigt vil vi stadig, selv om der medtages flere poler og nulpunkter i (24), kun regne med det lineære tilfælde. Skal de ulineære tilfælde medtages, bliver det meget hurtigt MEGET svært. Set ud fra et rent praktisk synspunkt, vil vi derfor nøjes med at anvende (24) som det bedste gæt.

Det kan i øvrigt anbefales begyndere i kunsten at bygge synthesizers, dels at læse litt. 6, men også at studere manuals over ældre synthestyrede radioer, f.eks. AP700, AP2000, Salora SRP25D, Storno CQM700 og lignende. I disse radioer er synthesizerne bygge op af simple kredse, så det er rimeligt let at identificere de forskellige blokke fra fig. 2. Endvidere er manualerne meget grundige med hensyn til at forklare, hvad der sker i synthesizeren. Det kunne da være, der var nogle gode idéer at hente der.

Før et design af en PLL påbegyndes, bør vi have fastlagt ganske nøje, hvad PLL'en skal kunne, og hvilken synthesizerkreds, vi vil anvende

Alle disse overvejelser tager naturligvis en del tid, men det betaler sig i sidste ende fremfor blot at lodde noget sammen, som ikke kan bringes til at virke tilfredsstillende.

Det er meget utilfredsstillende for en selv, at den hjemmelavede PLL „koger“ blot fordi det hele skulle laves i en ruf, men desværre er det ikke blot en selv, der bliver generet af den dårlige synthesizer, den generer også i høj grad naboamatører, eftersom fasestøjen fra VCO'en eller referencefrekvensen, der kan slå igennem et dårligt loopfilter, vil ligge på nabofrekvenser.

## 11. Afslutning

I denne lille artikel har vi set på et mest basale egenskaber ved en PLL til frekvenssynthese og vi har set på de grundlæggende designregler. Det har ikke som nævnt i indledningen været meningen at lave en „kogebog for PLL design“, men mere give et indblik i et emne, der for mange radioamatører er omgærdet med mystik, og som i hvert fald ikke er pensum til teknisk prøve ved Telestyrelsen.

Som det er fremgået, er det ikke helt let at designe en god PLL frekvenssynthesizer. Der indgår en hel del matematik og ulineær signalbehandling i designet.

Dette bør imidlertid ikke afskrække en eksperimenterende radioamatør fra at prøve at bygge en synthesizer. At bygge en synthesizer er naturligvis ikke et begynderprojekt, men ikke et umuligt projekt, selv om det må påregnes, at det tager lidt mere tid end en eftermiddag at bygge en god synthesizer

#### Litteraturliste:

1. J. Gønget: Automatisk frekvens kontrol, OZ august 1992.

2: H. Elbrønd Jensen: Matematisk analyse bind 4, Matematisk Institut, Danmarks tekniske Højskole 1976.

3: E. V. Sørensen et al.: Elementær kredsløbsteori, del 2, Institutet for Teleteknik, Danmarks tekniske Højskole 1977.

4: High-speed CMOS PH74HC/HCT/HCU Logic family Integrated Circuits Databok, vol. IC06N, Philips Eindhoven 1986.

5: ICs for Radio Equipment, Data Book 1989/1999, Siemens München 1989.

6: F: Gardner: Phaselock Techniques, 2nd ed., Wiley New York 1979.

**OZ**

*Retteleser, OZ februar 1994.*

ved OZ5RM 'Rick' Meilstrup  
Gelskovparken 12/1  
2830 Virum

## Hist og pist



### Antenner, antenner

Min kone og jeg er ude at spadserere. "Når de nu har sådan en pæn flagstang i haven dér, er det næsten synd, de aldrig flager", siger hun. "Yes, dear" svarer jeg og tænker: "Hmm, sikke en pragtfuld højde, den flagstang har. Perfekt til en 80 m dipol".

Jo, antenner er og bliver et emne, vi radioamatører vender tilbage til hele tiden. Når jeg kigger min database, der efterhånden rummer referencer til 700 artikler, undrer det ikke, at mens der er 29 henvisninger til strømforsyninger og 47 til VHF-UHF stationer, så løber tallet for antenner op på 105.

Her er nogle af den senere tids artikler i andre amatørblade om dette emne:

### 80 meter loop på 160 m båndet

Der er mange, der sværger til den vandret hængende helbølge loop til 80 meter båndet. Hvis den hænger højt (20 m, fx), er den god til 80 m DX. De fleste af slagsen hænger som bekendt langt lavere og er derfor gode til de kortere distancer (høj udstrålingsvinkel, da jorden virker som reflektor), og fortrinlige til DX på de højere bånd. Det går an at føde loopen med 75 eller 50 ohm coax, gerne 1/4 elektrisk bølgelængde lang, og selv på de højere bånd kan en antenntuner normalt klare tilpasningen [fig. 1]

Men på 160 meter danner loopen en lukket dipol og har meget høj impedans i fødepunktet. DJ1FO klarede problemet (sådan da) ved at koble en parallelkreds mellem sit korte coaxkabel (5 m) og senderen. Kondensatoren skal ved 100 W klare en spidsspænding på godt 600 V. Det kan en gammel BC-drejekondensator godt klare, og han rykkede hver anden plade ud for at nedbringe kapaciteten, så det ikke blev for svært at ramme frekvensen.

Når man har fundet resonansen med parallelkredsen, tapper man op ad spolen, til et lavt SWR er fun-

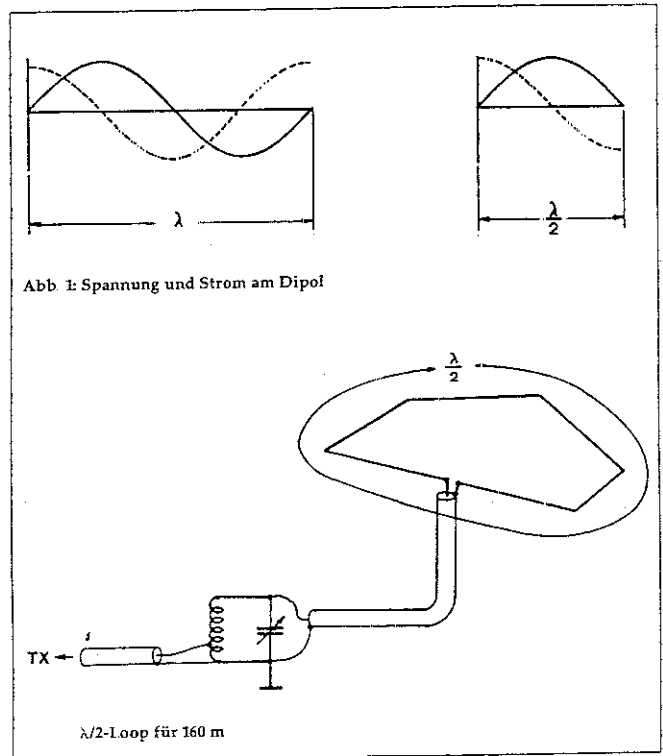


Abb 1: Spannung und Strom am Dipol

det. Nu transformeres senderens 50 Ohm op til de formodenlig 2000-2500 Ohm, antenne + feeder udviser. Jo, du har ret: Der er stadig et højt standbølgeforsvar på kablet, men med en ikke for lang kabellængde betyder det mindre. Nu arbejder antennen fint på "The Gentlemen's Band", "Top Band", "DC band", og hvad 160 m båndet nu ellers har af kælenavne.

(En anden - og nok bedre - løsning ville være at bruge åben feeder af en større længde og en balanceret antennekobler)

CQ DL juni 1993 s 388: Mit dem 80-m-Loop QRV af 160 m