

Direkte digital frekvenssyntese

Hva er det, og hvordan kan det brukes?

"Direct digital synthesis" (DDS) er en egenskap som er med i reklamen for nye transceivere så som Icom IC-781 og Yaesu FT-1000. Disse har ikke mindre enn 5 direkte digitale frekvenssyntetisatorer. Hva består så denne relativt nye teknikken i? G8EUX har i Radcom (Des. 90) svar på dette:

Terminologi

Beslektede ord som direkte frekvens syntese (DFS) og numerisk kontrollerte oscillatorer (NCO) peker henimot samme teknikk. Direkte syntese (uten den digitale delen) betyr at den genererte utgangsfrekvensen enten det er senderutgang eller utgang fra en lokaloscillator kommer fram ved å kombinere miksing, multiplisering, re-miksing ol. med etterfølgende mange-trinns filtre. Dette er en ren analog teknikk og den er svært kostbar å realisere dersom en vil ha et godt resultat. Forsøk med denne teknikken har vært begrenset til spesialister, ofte det militære, i 50-årene. Utgangsfrekvensen kunne lages svært ren, særlig med hensyn til fasestøy nær bærebølgen men bare ved å bruke et stort antall filtre, ofte hele "rack" fulle! Syntetisatorer av denne type

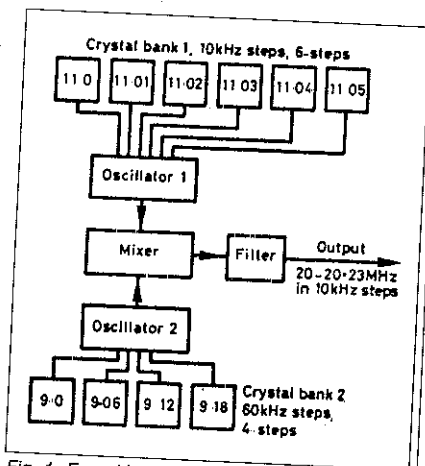


Fig 1 Forenklet krystallbank syntetisator.

kom selvfølgelig aldri inn i amatørutstyr. En enklere versjon kom imidlertid i bruk i begrenset antall, i tidlige utgaver av C.B. radioer i USA. Det var krystallbank-syntetisatoren vist i fig. 1. Denne koplingen med to sett krystaller ga ønsket dekning og kanalavstand når de riktige kombinasjoner av krystaller ble valgt. Den virket bra over et begrenset frekvensområde og hadde svært liten fasestøy siden krystall oscillatorene har en iboende lavstøy-egenskap. I UK ble det for ca. 15 år siden produsert en 2 meter stasjon med krystallbank syntese. Det ble brukt en VXO-operert fra frontpanelet sammen med et annet sett krystaller for å konvertere opp og ned fra den "tune"-bare IF ved 30MHz til arbeidsfrekvensen ved 145MHz. Behovet for VXO'en peker på svakheten ved systemet; liten kanalavstand hindres av det store antall krystaller som da måtte være nødvendig. Trippel krystall-bank systemer ble beskrevet i litteraturen, men ble aldri anvendt i amatørutstyr. Den andre ulempen med denne type syntetisatorer er den høye prisen på krystaller. Teknikken er like fullt interessant og kan tilby en bra løsning med litt innsats i konstruksjonen. De fleste tidligere kommersielle amatør TX/RX knyttet en "tune"-bar IF og en god VFO for

å oppnå frekvensstabilitet. Eksempler på dette er en KW TX/RX og Yaesu/Sommerkamp FT-DX serien. Teknikken overlevde inn i halvlederutgavene så som f.eks. i FT101. Samtidig kom det også forsøk på å kombinere de beste VFO egenskapene sammen med syntese for å bygge en direkte mottaker med det formål å øke det dynamiske området. I "Radio Communication Handbook" fra RSGB (4. utgave) har G3PDM beskrevet sin klassiske fase-låste oscillator brukt i sin mottaker. Han brukte en syntetisator, riktig nok analog, basert på rør og en VFO bestående av en FET og to bipolare transistorer. Det dynamiske området ble i et tilfelle målt til 140 dB!

Ved inngangen til 1970-årene begynte de første digitale (men ikke direkte) syntetisatorer å dukke opp; først og fremst i militært utstyr.

Prinsippet for en syntetisator

I fig. 2 er det vist en forenklet grunnleggende "single loop" syntetisator. Fullt programmerbare frekvensdelere over passende frekvensområde var til å begynne med ikke tilgjengelige

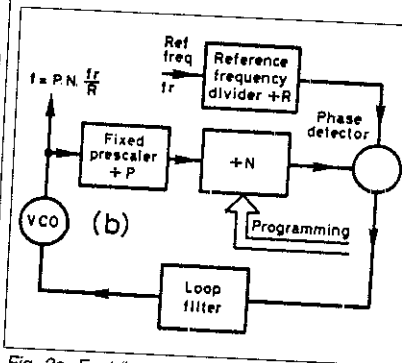


Fig 2a Fast "prescaling"
Fig 2b Direkte divisjon

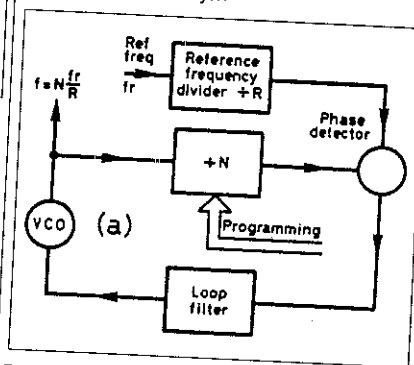


Fig 3 "Dual modulus prescaling"

denne type syntetisator noen prescaler (se fig 4), men den trenger derimot et høyfrekvens blandetrinn, vanligvis med to krystaller et for blanding og et for referanse.

Nesten alle kommersielt tilgjengelige PLL syntetisatorer bruker en ekstern VCO. Byggingen av denne krever sitt av de profesjonelle som bygger disse og er ingen liten utfordring for den amatøren som ønsker å bygge et

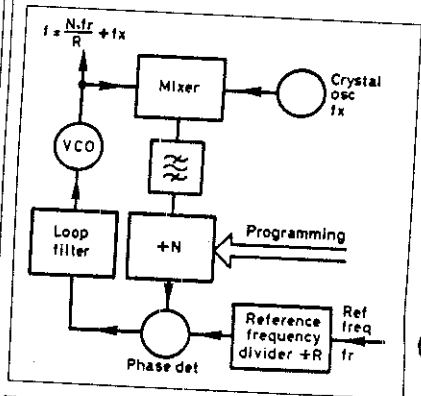


Fig 4 Blanding i sløyfa

Det var to måter å løse dette problemet på; "dual modulus" delekrete (prescaler) og en variant av krystall-blandingen. Den første måten bruker en "dual modulus" teller, en "main" teller, en referanseoscillator med delekrete en fase-detektor og en sløyfe-forsterker/filter. Denne type syntetisator er beskrevet mange ganger både blant profesjonelle og blandt amatører. Den representerer i en eller annen variant sannsynligvis dagens PLL frekvens syntese brukt i mye utstyr som skal dekke store frekvensområder som f.eks. TV-mottakere og satellitt-tunere.

Den andre metoden med blanding basert på krystaller er sannsynligvis den mest brukte teknikk innen amatørutstyr og i utstyr hvor frekvensområdet som det skal opereres innenfor, ikke er så store som i eksemplene

eksemplar. Problemet er at VCO'en er en kritisk faktor når syntetisatoren skal virke tilfredsstillende, særlig med hensyn til fasestøy. Mens den låste sløyfa kan ta hånd om fasestøy i nærheten av bærebølgen, så kan en dårlig konstruert krets eller et dårlig printutlegg få syntetisatoren til å generere sidebånd eller harmoniske av frekvensstørrelser i sløyfa. VCO'en er den dominerende faktor i støyen utenfor båndbredden til den faselåste sløyfa (Båndbredden er ca. 1kHz og i noen tilfeller enda mindre). Konstruksjonen av fase-detektorer er også kritisk. Nyere PLL-brikker har to fase-detektorer en for å dekke frekvenser hvor sløyfa langt fra er låst og en for det tilfelle sløyfa er i lås. Alt i alt er konstruksjonen av en PLL syntetisator en svært utfordrende og i virkeligheten en analog oppgave, noe enhver som har bygd et eksemplar og som har studert utgangen på en spektralanalysator kan bekrefte. Ikke desto mindre er det blitt bra resultater av slikt arbeid når det er utført av de profesjonelle og av amatører som har tilgang til nødvendig måleutstyr og som ikke tar med økonomi i prosjektet. I alt syntetisator-arbeid er

spektrumanalysatoren nødvendig; sekundært kan en kontinuerlig "tune"-bar RX som dekker det aktuelle frekvensområdet, pluss en harmonisk eller to være en bra erstatning

Tid til å komme i lås

PLL syntetisatorer har ytterligere en ulempe Tiden det tar for sløyfa å komme i lås er avhengig av den minste frekvensendring som ønskes. For en TX/RX med bare FM er ikke dette noe problem siden det minste step'et vanligvis er 5kHz. For en SSB transceiver er imidlertid 100Hz av betydning for de fleste og for å få den riktige analoge følelse kanskje ned i 10Hz. Systemer laget av de profesjonelle på området, løser dette problemet med kompleks, multiple sløyfer som kan være både kostbare, og når filtrene tas med også store i volum.

Praksis i amatørutstyr har vært litt annerledes og mer pragmatisk Størrelsen på det minste frekvens-step'et er vanligvis 1kHz, mens frekvensendringer mindre enn dette fås med en separat kontrollknapp på eldre utstyr, eller med en digital til analog omformer (DAC) som styres av det siste sifferet i frekvens-settingen. Den analoge spenningen "tuner" en VXO i rig'en, som enten er omformingskrystallet i syntetisatoren eller selve referansekrystallet. En må passe på at en trekker krystallet over et nøyaktig område for ellers vil 100Hz step vise et hopp i den ene eller andre retningen ved 1kHz endringer. Dersom en ser nøye etter, vil en på enkelte rig'er se dette fenomenet. Grunnen til dette er at inntil nylig var DAC'en en relativt enkel affære med motstandsnettverk og svietsjetransistorer. Senere er mer avanserte DAC-kretser tatt i bruk, men problemet er ikke løst med det, siden VXO'en neppe er tilstrekkelig lineær, slik at en del step ulineæritet er uunngåelig. Med mindre ytterpunktene er mye feil, vil dette ikke være noe stort problem. Noen rig'er er "tunet" i 10Hz step, særlig gjelder dette HF-rig'er, og dette er bare en utvidelse av teknikken med 100Hz step. Problemet med hopp i frekvens som nevnt over, er en ikke kvitt, men med 10Hz step er dette nesten umerkelig på rig'er som har en skikkelig konstruksjon og innstilling. Med dette sagt om PLL-syntetisatorer, må konklusjonen bli at dersom de nødvendige forholdsregler er tatt under konstruksjonen, så fungerer PLL-syntetisatorene bra. Men hvem har ikke hørt om syntetisator støy, eller lest testresultatene på utstyr (AR 12/90 og 1/91) som stort sett ga tilfredsstillende resultater, men led under "noise limitation", NL, ved måling av "blocking dynamic range" og/eller intermodulasjonsforvrengning? Min egen erfaring er en transceiver som ikke trivdes med mobil bruk. Syntetisator-sløyfa gikk ut av "tune"-stilling etter et bestemt antall kilometer; tilstrekkelig lakk på VCO-spolen kurerer problemet

Ny medisin?

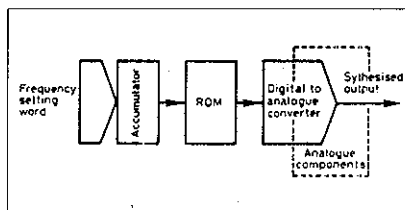


Fig 5 Direkte frekvens syntetisator

Vil direkte digital syntese kurere alle disse barnesykdommene? Svaret er "nei, ikke ennå" men i relativt nær framtid vil svaret kunne bli "ja". Den grunnleggende direkte digitale syntetisatoren består av et system som

genererer utgangsfrekvensen direkte fra klokkefrekvens og inngangsdata. Et enkelt system er vist i fig. 5. Det består av en digital akkumulator, en ROM-brikke som inneholder det digitale mønstret til en sinusbølge, og en digital til analog omformer. Etter DAC-kretsen følger vanligvis et filter, et lavpassfilter like under halve klokkefrekvensen.

Akkumulatoren er en adderingskrets som kan lagre resultatet av addisjonen. Den adderer inngangsdata til det som allerede ligger lagret i akkumulatoren. Inngangsdata, f.eks. et 16-bits ord, endres bare når ønsket frekvens skal endres. I det enkleste tilfellet er størrelsen på akkumulator (f.eks. 8-, 16-, 32-bits) klokkefrekvensen dividert på kanalavstand, eller for å si det på en annen måte: Dersom en trenger 5kHz kanalavstand opp til 150MHz, må klokkefrekvensen være minst 300MHz for å tilfredsstille Nyquists sampling teorem. 300MHz dividert med 5kHz er 60 000 men en 16-bits akkumulator gir rom til 65 536 step så en optimal løsning vil her være å nytte en klokkefrekvens på $65\,536 \times 5\text{kHz} = 327,68\text{MHz}$.

Disse tallene ble valgt i den første kommersielle tilgjengelige VHF DDS, Plessey SP2001. Ved å legge inn et binært tall multiplisert med 5kHz får en kanal-nummeret. Dette gjør programmeringen lett, særlig siden kretsen har parallell inngangsdata format. På utviklingskor-

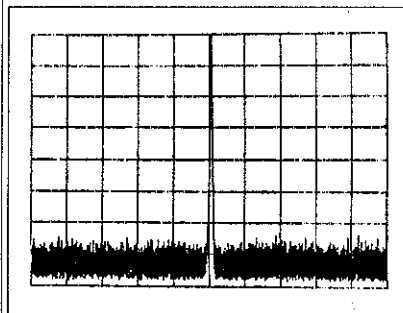


Fig. 7 Frekvensspektret på utgaven ved 250MHz, med 1GHz klokke. X-akse: 10MHz/delestrek, Y-akse: 10db/delestrek

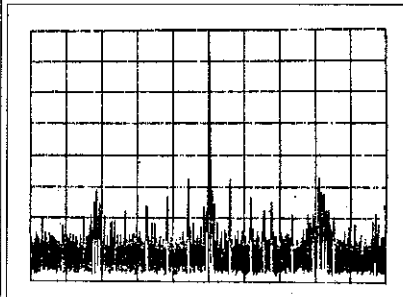


Fig. 8 Frekvensspektret på utgangen ved 225MHz, med 1GHz klokke. X-akse: 10MHz/delestrek, Y-akse: 10db/delestrek.

tene ble DIP-svietsjer brukt. Kretsen genererer hvilken som helst frekvens innen det store området som den dekker, dvs. fra 5kHz til over 100MHz som ett eneste stort område uten avstemte kretser, men den er avhengig av klokkefrekvensens stabilitet, som igjen vanligvis er krystallavhengig. Andre frekvensendringer er mulig, f.eks. multipler av 5kHz ved valg av inngangsdata, og andre ved valg av klokkefrekvens; f.eks. vil 6,25kHz kreve en klokkefrekvens på 204,8MHz med et to-kanals (2x3, 125kHz) program ord. Frekvensmultiplisering eller blanding kan også nyttes for å oppnå høyere frekvenser på utgangen

Ny krets

For ikke lenge siden ble det offentliggjort en ny DDS krets (SP2002). Denne brikken, som er vist skjematisk i fig. 6, er mer kompleks enn SP2001 siden den har innebygd DAC på brikken og kan generere firkant, trekant og sinus på utgangen. Det trengs to DAC fordi både fase og kvadratur-signaler er tilgjengelige i både sann og komplementær form. Den mest signifikante bit (MSB) fra akkumulatoren mates direkte inn i firkantsignalets utgangsbuffer. I

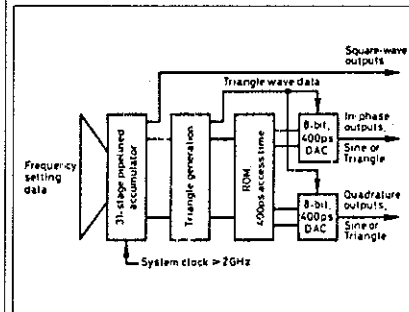


Fig 6 Blokkdiagram av SP2002

parallell blir de neste 7 bit ene fra akkumulatoren som digitalt representerer en sagtannbølge, matet inn i et sett med XOR-porter under kontroll av MSB, slik at en trekantbølge på digital form blir generert på dette stedet i kretsen i virkeligheten blir to trekantbølger i kvadratur generert. Disse kan digitalt styres ut til utgangs DAC'ene eller de kan brukes til å adressere en ROM som inneholder data for sinus- og cosinus-bølger; det trengs bare 90 grader siden alle 4 kvadranter kan bli generert fra en. Til slutt, hvis det velges, blir så den digitale sinus/cosinus matet inn i DAC ene for å omformes til analog form.

Denne kretsen ble konstruert for utgangsfrekvenser opp til 500MHz med 1Hz step, slik at en fikk ett stort område fra 1Hz til 500MHz uten noen tilleggstilling. Klokkefrekvensen må nødvendigvis være svært høy, kvadratur-kravet gjør at klokkefrekvensen må øke med nok en faktor 2 slik at nominell klokkefrekvens er 2³¹, dvs. 2,147483748GHz. Denne klokkefrekvensen må være krystall-kontrollert stabil og siden fasestøyen deles ned i syntetisatoren og frekvensen er fast, kan klokkefrekvensen genereres av en multiplikator med en krystall-oscillator som genererer grunnfrekvensen.

Frekvensspektret på utgangen er vist i fig. 7 og fig. 8. Fig. 7 viser en ren utgang ved nøyaktig 1/4 klokkefrekvens. Støyen (Noise floor) som kan sees, blir hovedsakelig generert av spektrumanalysatoren. Fig. 8 er kanskje mer representativ for det en vanligvis vil se. Den viser frekvenskomponenter om 225MHz; en frekvens som ikke er relatert til klokkefrekvensen på noen spesiell måte. Her er enkelte frekvenskomponenter kommet opp til 50dB under bærebølgen. Dette er den virkelige begrensningen med DDS-teknikken, og hvor framtidig utviklingsarbeid vil ligge. Begrensningen kommer fra den begrensning som ligger i data-ordlengde og DAC'ens nøyaktighet, og også i ROM-kretsen, selv om denne kunne vært lagd større uten større vanskelighet.

Det er vanskelig å produsere hurtige DAC-kretser av to grunner. Den første er rent teknisk: Produksjon av IC'er har vanligvis en begrensning i nøyaktigheten på 0,1%, dvs. 9 eller 10 bits nøyaktighet i en god krets. Andre teknikker, som f.eks. laser-trimming av motstandene, kan brukes noen steder, men denne teknikken brukes vanligvis i eldre, tregere prosesser og krever egentlig store motstander som igjen gjør DAC-kretsen tregere ved at det tar lengre tid før den stabiliserer seg på utgangen (lengre "settling time"). Det andre

problemet har nettopp å gjøre med "settling time". Det er ønskelig at DAC-kretsen hurtig skal nå sin endelige sluttverdi, men det vil vanligvis bare skje med et så lavt antall bits som mulig. For å tilfredsstillende krav og muligheter kan en prøve med et 8-bits system, men dette fører til en begrensning i hvor mye en greier å undertrykke uønskede frekvenskomponenter. Noen frekvenser vil være rene, men i verste fall vil enkelte frekvenskomponenter være undertrykt i forhold til bærebølgen med 6N dB hvor N er antall bits som DAC-kretsen gjør bruk av. For et 8-bits system blir dette 48dB. Ved å ha klokkefrekvensen med enn 2 ganger høyere enn utfrekvensen ("oversampling") får en noe forbedring, ca. 3dB pr. oktav ved forbedring av DAC'ens oppløsningssevne, men bare opp til den begrensning DAC'ens nøyaktighet setter. Typisk er dette 9-bits eller 54dB. I enkelte anvendelser er ikke dette noen ulempe, siden filtrering kan fjerne alle uønskede frekvenskomponenter bortsett fra de som ligger nær bærebølgen.

I de amatørtransceivere som benytter DDS, opererer syntetisatorene på en relativt lav frekvens, men heves til arbeidsfrekvensen med PLL-teknikker, komplisert, men med et resultat som muliggjør nøyaktig og god innstilling av frekvens. Det nyttes antakelig CMOS-kretser med en nøyaktighet (les oppløsningssevne, red.anm.) til DAC-kretsen på ca. 12 bits. Det skulle teoretisk gi en undertrykking av uønskede frekvenskomponenter i forhold til bærebølgen på -72dB som burde være tilfredsstillende i de fleste tilfeller, og særlig dersom en inkluderer litt filtrering etter PLL.

Hva med den enkelte amatør som selv ønsker å forsøke seg på disse kretsene? Hvor får han tak i kretser og komponenter? Vil amatøren i det hele tatt ha dem? Alle kretsene med oppgitt kode er kommersielt tilgjengelig, men de eksakte typene brukt i japansk utstyr er ikke kjent av forfatteren. Kretser fra USA, som har liknende egenskaper til de som er nevnt, er også tilgjengelige. Prisene vil imidlertid være relativt høye i det misnte for ett år eller to framover.

Praktisk DDS

For en del år siden sto det i "Wireless World" (7) en svært god artikkel om en praktisk DDS. Det ble der vist hvordan en syntetisator kunne bygges ved hjelp av tilgjengelige TTL-kretser og en ROM-brikke. Utfrekvensen var imidlertid begrenset til 1MHz. Amatører burde kunne lage virkelige DDS'er og jeg vil undersøke mulighetene også for min egen del. Denne artikkelen er ikke ment som noen byggeveiledning, så kommentarene her er snarere tips om veier å gå, enn en garanti for suksess.

For det første, hva trenger vi? En utgang på opp til 10MHz som senere kunne konverteres opp med et blandetrinn eller PLL. Step på 10Hz eller bedre er viktig. Dette bestemmer klokkefrekvensen (>20MHz) og størrelsen på akkumulator (21 bits). For leittvithets skyld lar vi klokkefrekvensen derfor være 20,971520MHz. Standard TTL-kretser greier denne frekvensen men jeg foretrekker likevel HC CMOS.

En firkantbølge kan ha flere oppgaver i en radio; det er ikke noen spesiell grunn til sinusbølger i lokaloscillatoren. MSB-utgangen er som nevnt tidligere, imidlertid et problem. Den gir større uønskede frekvenskomponenter! Betrakt den som en 1-bit's DAC. Da vil ikke -6N dB gi noen særlig god undertrykking. Grunnen er at firkantbølgen bare kan gi endringer i tid og er begrenset av klokkeperiodens oppløsningssevne. Sinusbølgen er en interpolert amplitude-kurve med en nøyaktighet gitt av DAC'ens oppløsningssevne, og gir bedre kontroll med de uønskede frekvenskomponentene. Dersom vi er villige til å akseptere

harmoniske som likevel senere kan filtreres vekk, så er en trekantbølge like god i denne sammenhengen som en sinusbølge. Siden de fleste kommersielt tilgjengelige ROM-brikkene har en aksess-tid på 100ns, så er 10MHz maksimal oppdateringshastighet. En trekantbølge har således den fordel at den overflødiggjør ROM-brikken. DAC-kretsen gjenstår som det største problemet. Billige DAC-kretser er begrenset til 8-bits og har en "settling time" på over 1 microsekund.

En bedre løsning

En bedre løsning vil være å nytte en nå tilgjengelig DAC som f.eks. SP9786 (8-bits 5ns) eller SP9770 (10-bits, 12ns). disse er såkalte ECL ("emitter coupled logic") tilpasset slik at det trengs grensesnittkretser (interface) til CMOS akkumulator og XOR-portene, med mindre en vurderer bruk av ECL-akkumulator og XOR-porter. SP9770 vil gi en undertrykking på 60dB av uønskede frekvenskomponenter. Det skulle også være mulig å bruke diskrete eksterne komponenter å øke antall bits, kanskje nok et LSB-bit og to MSB-bit i tillegg. Temperaturegenskapene til komponenter og IC'er er viktige, men ikke kritiske forutsatt at kretsen arbeider under relativt normale temperaturforhold. Denne DAC-kretsen skulle således få en nøyaktighet (oppløsningssevne, red.anm.) gitt av 12 eller 13 bits; nøyaktigheten av tilleggsbit ene kommer fra presatte 10-tærns potensiometre og en del nøyaktige DC-målinger. Et fullt 4-siffrers digitalt voltmeter trengs til dette arbeidet. En enda bedre løsning ville vært å bruke en hurtig 12 (eller flere) bits DAC. Disse er snart på markedet men vil koste en del.

Det å sette sammen systemet skulle være relativt enkelt dersom en bruker god VHF-praksis for å unngå "cross talk" på utgangslinjene. Spenningsforsyninger må avklopes av samme grunn. En klokkeoscillator med denne frekvens skulle heller ikke være noe problem, og den eneste innstillingsprosedyren har med DAC-kretsen å gjøre, dersom den er bygget som antydte over. Til slutt er en sjekk av kretsen på en spektrumanalysator å anbefale for å se hvor ren utgangen er.

Konklusjon:

Direkte frekvenssyntese er en lovende framtidsteknikk. Det er fremdeles hindringer på veien for teknikk generelt kan brukes uten en faselåst sløye for filtrering og omforming i HF-anvendelser men den er allerede i bruk i amatørutstyr. Vi vil kanskje komme til å få se en kombinasjon av hurtigere og mer nøyaktige DAC-kretser og nye filtreringsteknikker som skal kunne gi en 100dB ren syntetisert oscillator uten innstillingsprosedyrer med svært liten kanalavstand til en lav pris.

Referanser

- 1 Pat Hawker, "Technical Topics", RadCom des. 1988 s. 957-958
- 2 Peter Hart, "ICOM IC-725 Transceiver", RadCom sep 1989 s. 56-58
- 3 Peter Martin, "A receiver with noise immunity and Frequency Synthesis", Radio Communication Handbook (RSGB) 4 utgave s. 10.104 - 10.108
- 4 Plessey Semiconductors, "Frequency Dividers and Synthesizers Handbook", særlig s. 304-306
- 5 Plessey Semiconductors Data Sheet SP8853
- 6 Plessey Semiconductors Data Sheet SP2002
- 7 JHJ Dawson, "Direct Digital Frequency Synthesizers", Wireless World des 1981 s. 40-43

(LA3JT)

Konstant-strøm lading fra 12V batteri

G4KGP beskriver i RadCom (des 87) en konstant-strøm tilpassningskrets for bruk i forbindelse med lading av 8 NiCd batterier i hans FT290 fra 12V bilbatteri. På tur i bil eller båt med 12V tilgjengelig kan det være fordelaktig å kunne lade fra denne spenningskilden. NiCd batteriene er på 9,6 Volt, men det trengs en 12V spenning for å lade batteripakken i 14 timer eller 1/10 A av Ah-verdien. Med en spenningskilde som kan variere fra 12,6V til 14,5V, er det derfor nødvendig å lage denne spenningen om til en konstant strømkilde som kan levere de nødvendige 120mA fra klemmespenning lok 12V.

G4KGP benytter kretsen i fig. 1, som består av 2 motstander og to transistorer. BD132 transistoren slås på ved hjelp av 3,5 kW motstanden, og sørger for et spenningsfall på 120mV over base-emitter overgangen til AC128. AC128 slås på og reduserer strømmen til BD132. Ladestrømmen til batteriet stabiliserer seg på 120mA, og kretsen sørger for konstant-strøm. Med en germaniumtransistor som "føler" for strømmen, reduseres spenningsfallet over denne del av kretsen. En silisiumtransistor vil kreve ca. 0,6V for å bli slått på.

Den negative polen på kretsen er koplet til bilens negative jord som her er chassis fordi FT290's chassis da har samme polaritet og sjansen for kortslutninger reduseres. Med en maksimum spenning på bilbatteriet på 14,5V er ikke effekt-tapet i BD132 større enn 300mW, (14,5-12)x120mA, slik at det ikke er nødvendig med noen kjøleplate. Huset på AC128 ble loddet (denne loddingen må skje meget hurtig!) til metallbakplaten på BD132 for å få termisk tilbakekopling. Dersom BD132 blir varm, vil AC128 bli slått på ved en lavere spenning enn 120mV, og dermed begrense strømmen. Dette gjør kretsen termisk stabil.

(LA3JT)

Fig 1 Enkel konstant-strøm tilpassningskrets for lading av NiCd batterier fra 12V bilbatterier

