

# PLL-Oszillatoren in Theorie und Praxis (1)

Dipl.-Ing. MAX PERNER - DL7UMO

Freischwingende LC-Oszillatoren haben auch heute noch ihre Daseinsberechtigung. Mit viel Erfahrung und Geduld kann man sie sehr stabil und nebenwellenarm aufbauen. Genügt ein bestimmtes Frequenzraster, so sind allerdings rastbare Oszillatoren mit hoher Stabilität von Vorteil. Mit wenigen ICs der Konsumelektronik lassen sich solche Rasteroszillatoren recht preiswert aufbauen. Hier werden ohne großes mathematisches Beiwerk die einzelnen Stufen dieser Oszillatoren beschrieben.

Hinter der Bezeichnung PLL (Phase Locked Loop) verbirgt sich eine Schleife, die über eine Phasenbeziehung geschlossen wird und stabilisierend wirkt. Vergleicht man zwei Schwingungen  $f_1$  und  $f_2$  elektronisch miteinander, so entsteht hierbei eine dritte Frequenz  $f_3$  als Differenz beider. Je weiter sich  $f_1$  und  $f_2$  annähern, desto niedriger wird  $f_3$ . Im Endergebnis und unter bestimmten Bedingungen nähert sich  $f_3$  dem Wert Null. Ist  $f_1$  quarzstabilisiert, kann aus  $f_3$  eine Regel- oder Abstimmspannung  $U_{out}$  abgeleitet werden. Schaltet man dem Schwingkreis für  $f_2$  eine Kapazitätsdiode parallel, so verändert deren Sperrschichtkapazität in Abhängigkeit von der anliegenden Spannung  $U_{reg}$  die Gesamtkapazität und damit die Oszillatordfrequenz  $f_2$ . Einfach gesagt,  $f_2$  wird an  $f_1$  „angebunden“ und erreicht dadurch deren Quarzstabilität.

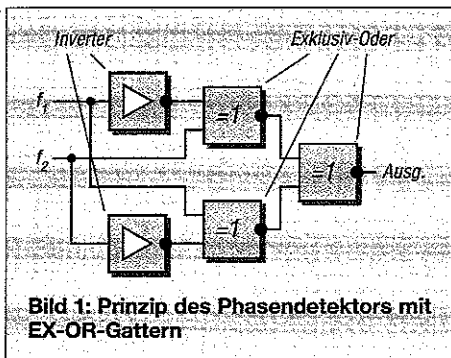


Bild 1: Prinzip des Phasendetektors mit EX-OR-Gattern

$f_2$  entspricht jetzt zwar  $f_1$ , aber statt des Aufwandes hätte man ja  $f_1$  unmittelbar verwenden können. Das Ziel besteht nun darin, aus einer Referenzfrequenz (hier  $f_1$ ) mehrere andere Frequenzen in einem bestimmten Abstand oder Raster zu gewinnen. Diese neuen Frequenzen sind also  $n$ -mal größer als  $f_1$ , wobei  $n$  ganzzahlig ist. Für diese Art der Frequenzauflösung sind zunächst drei Baugruppen erforderlich: Vergleichler, spannungsabgestimmter Oszillator (VCO) und Teiler.

### ■ Phasendetektor als Vergleichler

Die elektronische Unterscheidung zweier Frequenzen läßt sich durch drei Verfahren bewerkstelligen. Im ersten werden  $f_1$  und  $f_2$

gemischt; als Mischprodukte entstehen  $f_1 + f_2$  und  $f_1 - f_2$ . Geeignete Filter beseitigen das Summensignal weitgehend, und aus dem relativ niederfrequenten Differenzsignal gewinnt man die Regelspannung.

Beim zweiten Verfahren schaltet ein schneller Pulsgenerator einen sog. „Sample and Hold“-Abtaster. Ein Speicherkondensator wird kurzzeitig an die abzutastende Frequenz gelegt; die variable Phasenverschiebung zwischen Schaltfrequenz ( $f_1$ ) und  $f_2$  macht sich am Kondensator durch unterschiedliche Spannung bemerkbar.

Das dritte Verfahren benutzt den Flankenvergleich von Rechtecksignalen. Demzufolge müssen die beiden Frequenzen  $f_1$  und  $f_2$  hier zunächst verstärkt und dann begrenzt werden. Als typischer Vertreter sei in Bild 1 der Phasendetektor PD mit Exklusiv-Oder-Gattern gezeigt. In Abhängigkeit der beiden

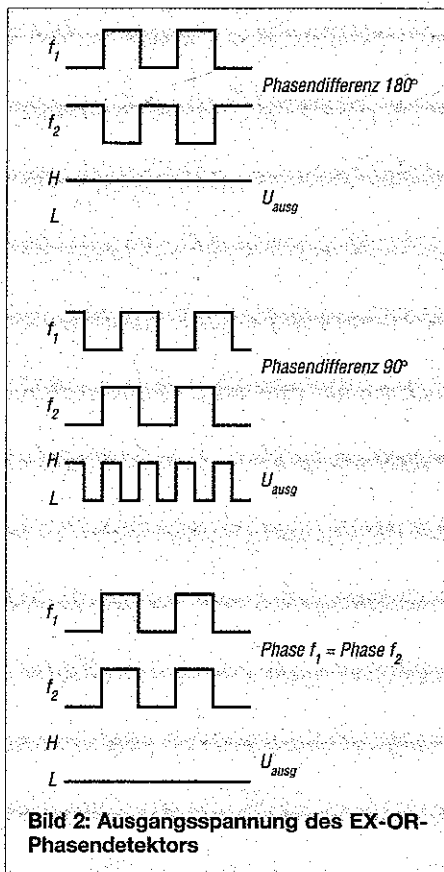


Bild 2: Ausgangsspannung des EX-OR-Phasendetektors

Phasen von  $f_1$  und  $f_2$  (s. Bild 2) kann man zwei Extreme erhalten. Bei Phasengleichheit ist die Ausgangsspannung  $U_{ausg}$  0 bzw. L, bei einer Differenz von  $180^\circ$  dagegen (bezogen auf TTL-Pegel) etwa 5 V oder H. Bei anderen Phasendifferenzen schaltet  $U_{ausg}$  schlagartig zwischen L und H um, wobei die L- bzw. H-Dauer von der Phasendifferenz zwischen  $f_1$  und  $f_2$  abhängt. Bei einem großen Frequenzverhältnis von  $f_2$  und  $f_1$ , liefert der PD mit EX-OR-Gattern allerdings falsche Ergebnisse. Aus mehreren Gattern, meist mindestens vier Flip-Flops sowie je einem p-MOSFET und einem n-MOSFET, wird ein sogenannter Phasen/Frequenz-Detektor aufgebaut.

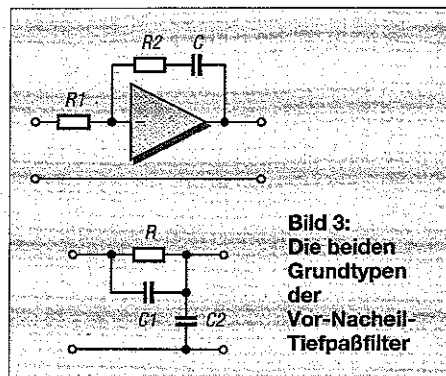


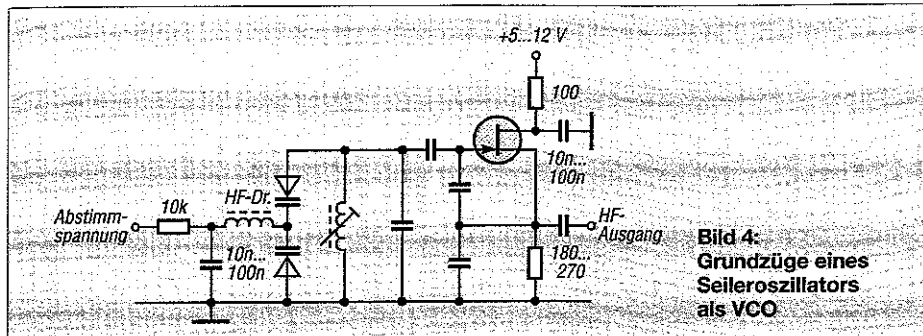
Bild 3: Die beiden Grundtypen der Vor-Nacheil-Tiefpaßfilter

Der typische und wohl auch bekannteste Vertreter ist der CD 4046 mit seinen Vettern 74 HC 4046 (CMOS) und 74 HCT 4046 (TTL). Logikschaltplan und nähere Einzelheiten kann man den entsprechenden Datenblättern entnehmen; eine Beschreibung dieser ICs würde den Rahmen dieses Beitrages sprengen. Bei großen Frequenzdifferenzen arbeitet der Frequenzdetektor, im eingerasteten Zustand oder in der Nähe desselben der Phasendetektor. Die beiden MOSFETs mit ihrem Tristate-Verhalten steuern die Ladung der Abstimmspannung  $U_{ausg}$ .

Verbindet man  $U_{ausg}$  mit der Kapazitätsdiode eines VCO, so zieht diese Diode im Zustand  $U_{ausg} = L$  die Frequenz zu niedrigen, bei  $U_{ausg} = H$  dagegen zu hohen Werten. Bei Phasen- und Frequenzdifferenzen würde also der Oszillator schlagartig zwischen den beiden Extremen umgeschaltet werden. Zur Gewinnung einer zum Tastverhältnis weitgehend proportionalen und stufenfreien Abstimmspannung benötigt man also zunächst eine weitere Baugruppe.

### ■ Vor-Nacheil-Filter

Mögliche Sprünge der Abstimmspannung bewirken Frequenzsprünge von  $f_2$ , wobei ein „Überschwingen“ hinsichtlich der gewünschten Frequenz  $f_2$  auftritt. Der PD versucht das zu kompensieren und liefert deshalb den Gegenwert des Spannungssprungs. Der Oszillator springt jetzt wieder durch  $f_2$ , dabei „unterschwingt“ er aber  $f_2$ . Die innere



**Bild 4:**  
Grundzüge eines  
Seileroszillators  
als VCO

Dämpfung des Systems PD – Oszillator mit all seinen aktiven und passiven Bauelementen bewirkt im Endergebnis eine Dämpfung des Frequenzsprungs. Erst nach einer endlichen Zeit ist  $f_1 = f_2$ . Im ungünstigsten Fall allerdings wird sich bei großer Verstärkung der Abstimmspannung  $U_{\text{ausg}}$  das System nicht beruhigen.

Schon durch einen einfachen RC-Tiefpaß läßt sich das Überspringen minimieren. Verbesserungen erzielt man durch eine spezielle Filteranordnung, die sogenannten Vor-Nacheil-Filter. Zwei typische und praktische Vertreter wirksamer Tiefpässe sind in Bild 3 dargestellt. C1 des RC-Tiefpasses sowie R2 in der Verstärkervariante bewirken bei schnellen Spannungsänderungen eine Phasendrehung, so daß eine höhere Verstärkung der Abstimmspannung  $U_{\text{ausg}}$  ohne Überspringen möglich ist. In der Praxis legt man sowohl R als auch R2 veränderlich aus, da so das optimale Verhalten der Abstimmspannung fein eingestellt werden kann. Dem RC-Tiefpaß begegnen Sie in dieser Form am weiter unten behandelten IC TSA 6060 wieder.

Durch die Filterung ist somit eine Abstimmspannung entstanden, die den VCO von  $f_2$  schnell und sicher auf die gewünschte Frequenz zieht. Die obigen Ausführungen zeigen aber auch, daß die Bemessungsangaben der Tiefpässe Richtwerte sind. Die Feindimensionierung erfolgt am Objekt und wird um so notwendiger, je kleiner das gewünschte Frequenzraster ist.

**■ Und noch zwei Teiler**

Wie bereits erwähnt, lassen sich mehrere Frequenzen  $f_2$  eines einzigen VCO an die quarzstabilisierte Referenzfrequenz  $f_1$  anbinden. Nehmen wir als Beispiel eine Rasterung mit 25-kHz-Schritten für das 2-m-Band: Damit muß zunächst die Referenzfrequenz  $f_1$  den Wert 25 kHz besitzen. Der VCO für  $f_2$  schwingt zwischen 144 000 und 146 000 kHz. Für den Vergleich ist daher  $f_2$  durch 25 kHz zu dividieren. Es entstehen die Teilerfaktoren  $n = 144\,000 \text{ kHz} : 25 \text{ kHz} = 5760$  bis  $n = 146\,000 \text{ kHz} : 25 \text{ kHz} = 5840$ . Jede Änderung des Teilerfaktors  $n$  um 1 ergibt eine Änderung um 25 kHz!

Programmierbare Teiler für solche Faktoren kann man zwar mit üblichen ICs realisieren, doch wäre der Aufwand erheblich. Wollte man ein Raster von 1 kHz für obigen Bereich erzeugen, so wäre  $n = 144\,000 \dots 146\,000$ ! Hier sind selbstverständlich Teiler viel besser geeignet, die für diesen bestimmten Zweck in einen Schaltkreis integriert wurden. Für das 25-kHz-Raster wäre das ein binärer Teiler mit 13 Bit, für das 1-kHz-Raster einer mit 18 Bit. Diese Anzahl läßt sich mit einer parallelen Teilervoreinstellung fast nicht mehr realisieren, so daß hier eine serielle Steuerung zur Anwendung kommt. Je nach System braucht man dann nur noch zwei oder drei Leitungen. Wichtig für diesen Teiler ist seine obere Grenzfrequenz.

Beim Eigenbau steht man also vor diversen Problemen, auch dem der IC-Beschaffung. Neben den binären Teilern wird oft noch der sogenannte Dual-Modulus- oder auch Modulo- $n(n+1)$ -Teiler eingesetzt. Hier arbeiten ein Vorteiler und zwei programmierbare Zähler A und B zusammen. Zunächst gelangt das VCO-Signal zu einem schnellen Vorteiler mit dem Teilerfaktor  $(n + 1)$ ; dessen Ausgangssignal steuert beide Zähler an.

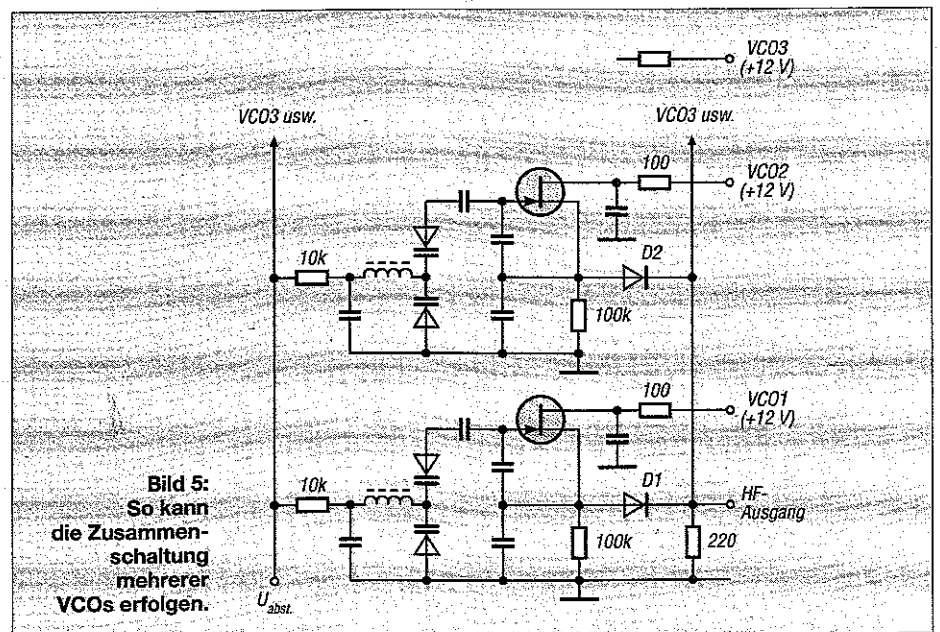
Erreicht der erste sein Teilerverhältnis A, so schaltet er mit einem Ausgangssignal

den Vorteiler auf den zweiten  $n$ -Wert um. Erreicht der zweite Zähler sein Teilerverhältnis B, so werden Vorteiler und beide Zähler zurückgesetzt. Das gesamte Teilerverhältnis ist dann  $n_{\text{ges}} = (n + 1) \cdot A + n \cdot (B - A)$ . Die beiden speziellen Teilerverhältnisse sind üblicherweise 8/9, 10/11, 16/17, 32/33 oder 64/65. Möchte man z.B. das Teilerverhältnis  $n = 789$  mit einem Dual-Modulo-Teiler 10/11 realisieren, wird im ersten Zyklus 9mal durch 11 dividiert, anschließend noch  $(78 - 9) = 69$ mal durch 10. Es entsteht also  $(9 \times 11) + (69 \times 10) = 789$ . Teiler dieser Art findet man vorwiegend im Bereich 0,5 bis 2 GHz.

Die quarzstabilisierte Referenzfrequenz  $f_1$  liegt original meist im Megahertz-Bereich. Also ist auch hier wieder ein Teiler erforderlich. Im Gegensatz zum ersten genügt diesmal zumeist ein festes Teilerverhältnis  $m$ . Bei den üblichen Quarzfrequenzen von 4 MHz ist ein Teilerfaktor  $m = 4000 \text{ kHz} : 25 \text{ kHz} = 160$  bzw. für das 1-kHz-Raster  $m = 4000$  erforderlich. Eigenbau stellt hier kein Problem dar.

Aus den Werten des programmierbaren Teilers für die VCO-Frequenz lassen sich problemlos die Daten für eine Frequenzanzeige gewinnen. Der Controller für die Steuerung muß dazu die Programmierungswerte mit der Referenzfrequenz multiplizieren. Unter Umständen wird, je nach Konzept, noch eine Addition oder Subtraktion des ZF-Betrages erforderlich sein.

Zum Schluß gilt es, den Endwert in diejenige Datenform zu bringen, mit der sich das Display ansteuern läßt. Diese reine Rechnerei ist einfacher und vor allem billiger sowie stromsparender als ein separater Frequenzzähler mit seinen diversen Stufen und dem bei höheren Frequenzen unumgänglichen Vorteiler.



**Bild 5:**  
So kann  
die Zusammen-  
schaltung  
mehrerer  
VCOs erfolgen.

Nachdem verglichen, gefiltert und geteilt wurde, benötigt man nur noch einen spannungsgesteuerten Oszillator, der im gewünschten Frequenzbereich von  $f_2$  schwingt.

## ■ Last not least – der VCO

Nun läßt sich die Schwingfrequenz fast jedes (LC-)Oszillators durch eine geeignete Kapazitätsdiode in einem bestimmten Bereich variieren. Aus der Palette sei hier der bekannte Seiler-Oszillator in Kollektorschaltung kommentiert (Bild 4). Die Auskopplung der HF erfolgt an der Source, die Drainelektrode ist HF-mäßig geerdet. Beachtung verdient die Tatsache, daß die Folgestufe je nach Ausführung und Kopplung auf den Oszillator zurückwirken kann.

Zur Abstimmung dienen fast immer zwei Kapazitätsdioden in der dargestellten Form Katode – Katode. Die Schwingspannung erhöht ggf. (wenn die Vorspannung der Diode zu gering oder die HF-Spannung an ihr zu hoch ist) den Strom durch eine der Dioden, wobei die andere den Strom aber verringert. Hiermit werden einerseits die nichtlinearen Effekte auf dem Oszillatorsignal teilweise kompensiert und andererseits die Oberwellen reduziert. Anstelle der beiden Einzeldioden setzt man duale Typen wie die bekannte BB 204 ein.

Man sollte nicht vergessen, den Gleichstromkreis speziell der oberen Diode zu schließen. In Bild 4 ermöglicht das die an Masse liegende Induktivität. Wird dagegen die obere Diode über einen Kondensator an den Schwingkreis angekoppelt, ist ein induktionsärmer Widerstand 10 bis 20 k $\Omega$  von der Anode der oberen Diode nach Masse zu schalten. Die Abstimmungspannung gelangt entweder über einen Widerstand oder über eine geeignete HF-Drossel zu den Dioden. Eine Tiefpaßkombination in T-Form (Widerstand in Serie, Kondensator an Masse – HF-Drossel in Reihe zu den Diodenkatoden) reduziert oder eliminiert das mögliche Rauschen des hochohmigen Widerstandes.

Abstimmungspannungen unter 1 V werden nicht verwendet, da erstens die Schwing-

spannung oft größer ist als 1 V, die Kapazitätsdioden (typenabhängig) bei 1 bis 0 V zweitens im Bereich ihrer größten Kapazitätsvariation und drittens zugleich im Kennlinienbereich mit der größten Krümmung arbeiten. Wenn Kapazitätsdioden durch zu hohe HF-Spannung zu leiten beginnen und damit eine Richtspannung erzeugen, wird damit die Frequenz zusätzlich von der HF- bzw. Betriebsspannung abhängig. Üblich sind deshalb Abstimmungsspannungen oberhalb von 3 V. Hierdurch steigt außerdem die Schwingkreisgüte, und das Oszillatorrauschen sinkt.

Nicht umsonst verwendet die Industrie zudem anstelle eines einzigen sehr breitbandig abgestimmten VCO sogenannte VCO-Bänke. Die übliche Zusammenschaltung von VCOs zu einer solchen Bank ist in Bild 5 dargestellt. Beim Anlegen der Drainspannung an einen der VCOs bewirkt der Stromfluß durch die zugehörige Diode und den gemeinsamen 220- $\Omega$ -Widerstand eine Durchlässigkeit für die HF dieses VCO. Die sich am 220- $\Omega$ -Widerstand aufbauende Gleichspannung wirkt aber auch als Sperrspannung an den Katoden der Dioden der anderen VCOs. Im Prinzip und nicht unüblich ist die Ausführung des 220- $\Omega$ -Widerstandes als Einstellregler. Am Schleifer kann man dann veränderbare und jeweils optimale Pegel entnehmen.

Einer möglichen Fremdeinströmung auf die Abstimmungspannung muß man schon beim Aufbau des VCO entgegenwirken. Bei einer möglichen Störspannung von 10 mV ist es durchaus ein Unterschied, ob mit einer Abstimmungsspannungsdifferenz von 6 V ein Bereich von 2 MHz oder 10 MHz variiert werden soll. Der erste Fall bedeutet eine Abstimmteilheit von 2000 kHz : 6 V = 333 kHz/V, der zweite von immerhin 1667 kHz/V. Bei 10 mV Störspannung ergeben sich 3,33 kHz, im zweiten Fall 16,67 kHz Frequenzhub!

Ein nicht zu unterschätzender Vorteil der PLL ist, daß eine Temperaturkompensation des VCO üblicherweise unterbleiben kann. Die Schleife regelt solcherart langsame Driften problemlos aus.

Trotzdem sollte man die frequenzbestimmenden Elemente stabil befestigen, kurzbeinig einlöten, den Kern der Induktivität mit einer Kernbremse versehen, denn Frequenzsprünge und Mikrofonieeffekte kann die PLL nicht kompensieren.

## ■ Die PLL – nun komplett

Bild 6 zeigt nun die Zusammenschaltung zu einer Schleife. Teiler 2 teilt die 4 MHz mit  $m = 160$  auf die Referenzfrequenz 25 kHz. Teiler 1 teilt die VCO-Frequenz von 144 000 bis 146 000 kHz in Abhängigkeit vom Teilverhältnis 5760 bis 5840 ebenfalls auf 25 kHz. Die Einspeisung dieser in den Phasen/Frequenz-Detektor schließt dann die Schleife. Würde man statt dessen  $m = 4000$  und  $n = 144 000$  bis 146 000 wählen und den Tiefpaß entsprechend bemessen, erhielte man das 2-m-Band im 1-kHz-Raster.

Aus Bild 6 geht aber auch hervor, daß der Quarz von Teiler 2 das stabilitätsentscheidende Element der PLL ist. Jede Änderung der Quarzfrequenz bewirkt eine relativ (!) entsprechende Änderung der PLL-Ausgangsfrequenz! Legt man die Quarzfrequenz auf z. B. 4000,347 kHz, so bleibt zwar das Raster 25 kHz noch etwa erhalten, aber die Ausgangsfrequenz verschiebt sich so, daß sich ein 12,5-kHz-Raster oder auch andere Zwischenstufen erreichen lassen (s. Teil 2).

## ■ PLLs für höhere Frequenzen

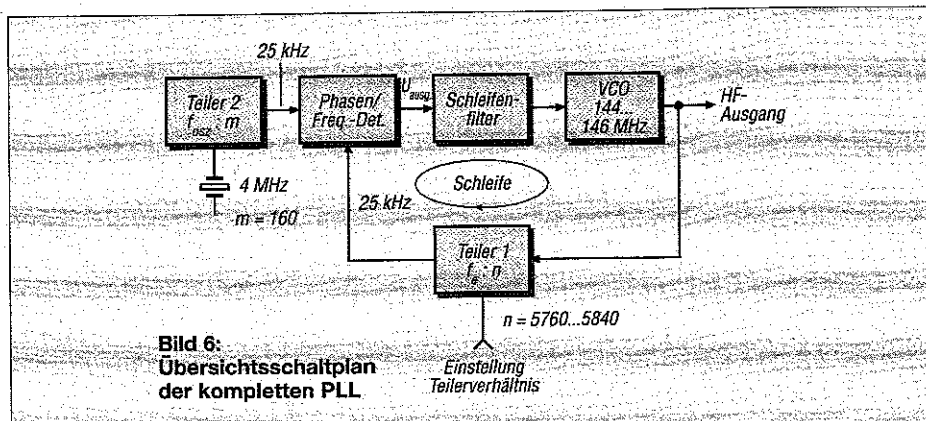
Handelsübliche und bezahlbare PLL-ICs haben eine obere Grenzfrequenz von etwa 200 bis 500 MHz. Möchte man aber z.B. bei 2 GHz arbeiten, so bieten sich zwei Lösungen an. In der ersten Variante schleift man zwischen VCO und Teiler 1 einen Mischer ein. Ein Hilfsoszillatorsignal von 1800 MHz ergibt eine Differenzfrequenz von 200 MHz. Diese kann Teiler 1 problemlos verarbeiten.

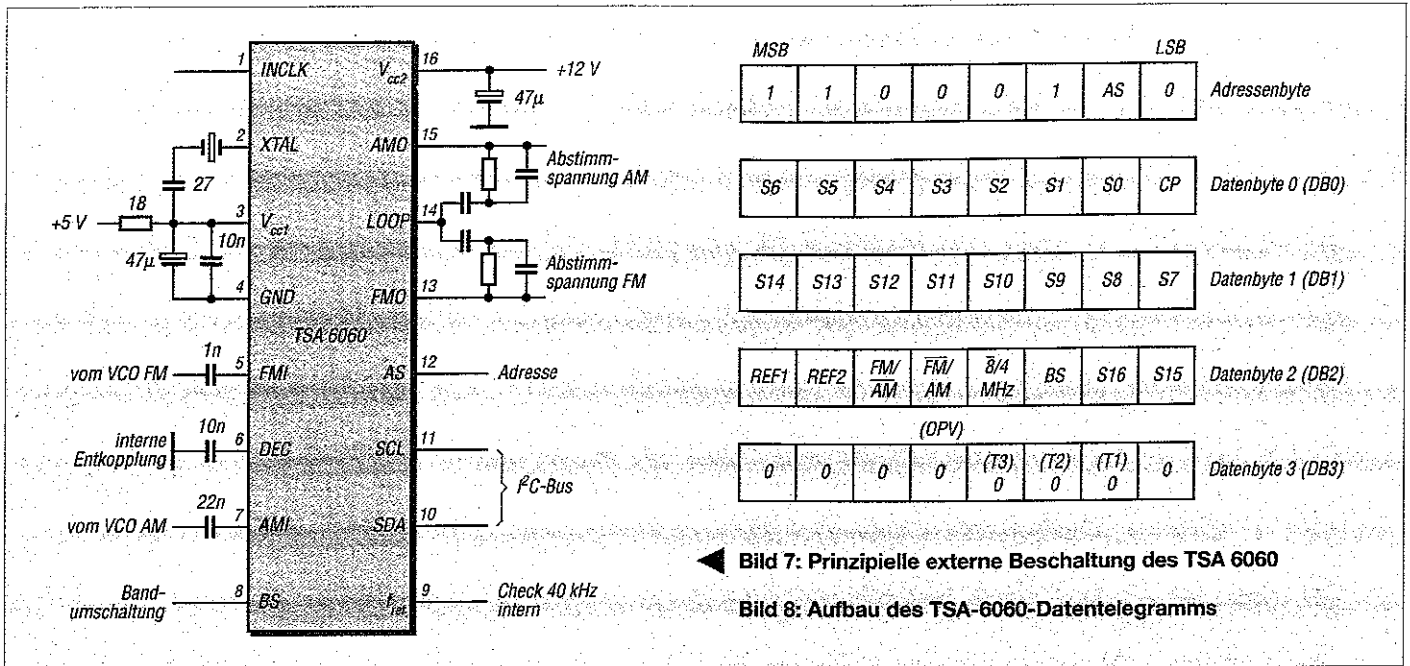
Die andere Lösung besteht darin, zwischen VCO und Teiler 1 einen weiteren Teiler einzuschleifen. Teilt man hier durch 10, so bietet man dem Teiler 1 ebenfalls 200 MHz an. Allerdings entsteht dann auf 2 GHz ein Raster mit dem Zehnfachen der Referenzfrequenz der Schleife.

Beim Selbstbau einer PLL wirken lediglich die beiden Teiler für die Eingangsfrequenz vom VCO sowie der Referenzteiler aufwendig. Hier hat die Industrie bereits Lösungen gefunden, die den Eigenbau mehr als unterstützen. Man kann seine Ideen sowohl mit billigen als auch teuren ICs umsetzen.

Dabei spielt es jedoch auch eine Rolle, ob man den IC im Handel erwerben und auch seine Programmierung mit einfachen Mitteln lösen kann.

Aus der Reihe dieser ICs bevorzuge ich den TSA 6060, der recht preiswert und relativ





◀ Bild 7: Prinzipielle externe Beschaltung des TSA 6060

Bild 8: Aufbau des TSA-6060-Datentelegramms

einfach zu programmieren ist. Die DIL-Bauform scheint auszulaufen, die SMD-Variante darf als handelsüblich gelten.

■ **Kurzbeschreibung des TSA 6060**

Dieser Schaltkreis wird vom Hersteller Philips als „fast radio tuning PLL frequency synthesizer“ bezeichnet, was eigentlich alles aussagt. In Kurzform seine technischen Daten mit Pin-Angabe und Funktionskürzel des Herstellers (s. dazu auch Bild 7):

- Externe VCO-Frequenzen im Bereich 0,5 bis 30 MHz (AM, Pin 7, AMI) und 30 bis 200 MHz (FM, Pin 5, FMI),
- separate Vorverstärker für beide Bereiche, VCO-Input AM 30 bis 500 mV,  $R_e$  etwa 5,9 k $\Omega$ ,  $C_e$  etwa 2 pF. Für FM 20 bis 300 mV,  $R_e$  etwa 3,6 k $\Omega$ ,  $C_e$  etwa 2 pF,
- Vorteiler für beide Bereiche integriert (für obiges Beispiel der Teiler 1 bzw. Schleifenteiler), 17 Bit programmierbar,
- ein interner Referenzoszillator für beide Bereiche, entweder 4 oder 8 MHz (Pin 2, XTAL),
- vier wählbare Referenzfrequenzen in jedem Bereich: 1, 10, 25 oder 50 kHz (für obiges Beispiel der Teiler 2),
- Phasendetektor für High-Speed-Tuning,
- Integrierte Verstärker für die getrennten Abstimmspannungen AM (Pin 15, AMO) und FM (Pin 13, FMO), jeweils max. +10,5 V bei  $V_{cc2} = 12 V$ ,
- I<sup>2</sup>C-Bus für die serielle Steuerung durch einen Mikrocontroller, (Pin 11, SCL und Pin 10, SDA),
- ein Eingang für Adressen-Select (Pin 12, AS; an einem I<sup>2</sup>C-Bus lassen sich zwei TDA 6060 betreiben),
- interne Latches für Daten und Steuerbefehle,

- Programmierung durch ein einziges Datentelegramm (Adresse plus vier Datenbytes),
- ein softwaremäßig für eine Bandumschaltung aktivierbarer Ausgang (Pin 8, BS),
- hochohmiger (!) Ausgang (H) für die Rückmeldung „Schleife geschlossen“ (Pin 1, INCLK),
- Ausgangsstrom der Ladepumpe softwaremäßig wählbar (L/H),
- Betriebsspannungen:  $V_{cc1}$  typ. +5 V; max. 15 mA (Pin 3);  $V_{cc2}$  (für Abstimmspannung) min.  $V_{cc1} + 1 V$  bis max. +12 V; max. 1,5 mA (Pin 16),
- Bauformen: TSA 6060 als DIP16, 300 mil long body; TSA 6060T als SMD in SO16, Version SOT162-1.

Aus diesen Angaben läßt sich erkennen, daß man einen VCO und ein externes Schleifenfilter ankopplern sowie dieses optimieren muß (abhängig vom VCO sowie der Abstimmgeschwindigkeit); das übrige erledigt bis auf die Programmierung der Schaltkreis selbst. Für weitergehende Informationen sei auf das Datenblatt (13 Seiten) zum TSA 6060 verwiesen.

Aus Bild 7 ist auch zu erkennen, daß für AM und für FM je ein getrenntes Schleifenfilter anzuschließen ist. In Abhängigkeit von der Programmierung läßt sich durch BS ein zweiter VCO wählen oder ein frequenzbestimmendes Element des VCO umschalten. Je nachdem, ob AS an Masse oder über R an +5 V liegt, kann man (ebenfalls per Software) über den I<sup>2</sup>C-Bus einen weiteren TSA 6060 ansprechen. Unter Zuhilfenahme dieser beiden Pins und der entsprechenden Software ist ein einziger Mikrocontroller in der Lage, mit zwei TSA 6060 und einer Bereichumschaltung je TSA 6060 insgesamt vier Bänder oder Bereiche abzustimmen.

■ **Die serielle Steuerung des TSA 6060**

Die Programmierung des TSA 6060 ist noch überschaubar. Die Daten sind hinsichtlich Zeitablauf und Pegel durch den Hersteller vorgegeben. Bild 8 soll einen Überblick verschaffen, welche Daten vom Mikrocontroller zu ändern sind, wenn man die Frequenz des VCO ändern möchte. Das Datentelegramm besteht zunächst aus fünf Bytes (Blöcken) zu je 8 Bit. Es beginnt mit dem Adreßbyte. Von den 8 Bit läßt sich nur AS verändern, alles andere ist unveränderlich. Im Datenbyte 0 (DB0) legt man sich einmal bei CP fest; die erforderlichen Teilverhältnisse S0 als LSB bis S6 muß der Mikrocontroller errechnen.

Entsprechendes gilt beim Datenbyte 1 (DB1) für die Teilverhältnisse S14 bis S7. Im Datenbyte 2 legt man sich bei REF1 und REF2 auf die Schrittweite der PLL, die Unterscheidung Bereich AM oder FM, den entsprechenden OV sowie die Quarzfrequenz fest.

BS ist Bestandteil des Programms und kann bei Bedarf vom Frequenzwert abgeleitet werden. Die beiden verbleibenden Teilverhältnisse S16 (MSB) und S15 muß der Controller aus dem Teilverhältnis bilden. Datenbyte 3 (DB3) bleibt im Normalfall konstant.

Man erkennt, daß der Mikrocontroller nur die entsprechenden Teilverhältnisse ausrechnen muß; alles andere ist, von AS und BS abgesehen, konstant. Daraus läßt sich ableiten, daß man theoretisch mit einem einzigen VCO z.B. den Bereich 0,5 bis 30 MHz im 1-kHz-Raster überstreichen könnte! Zur Not ist dazu auch noch mittels BS ein frequenzbestimmendes Element des VCO umschaltbar. (wird fortgesetzt)

# PLL-Oszillatoren in Theorie und Praxis (2)

Dipl.-Ing. MAX PERNER - DM2AUO

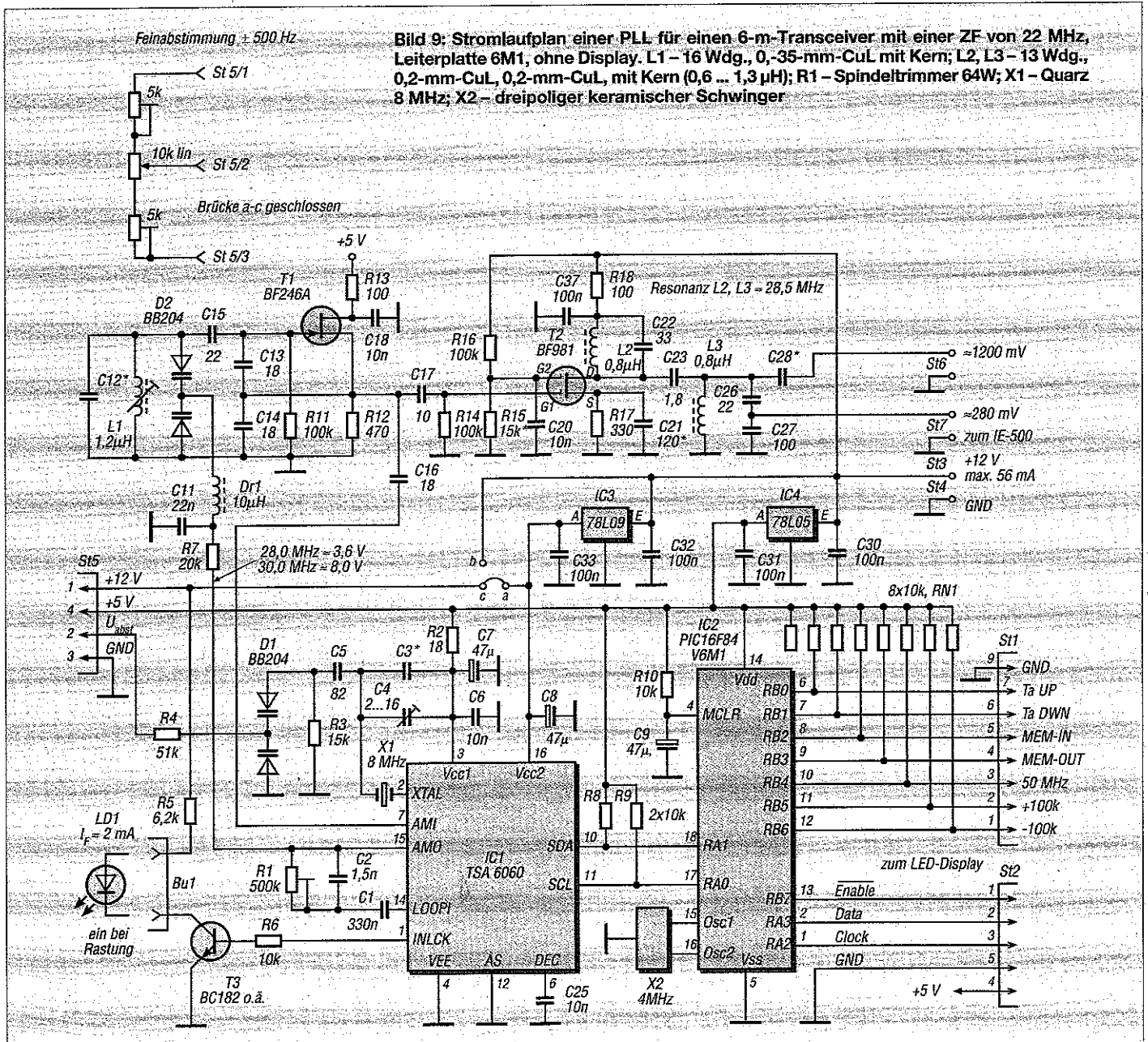
Nachdem es im ersten Teil dieses Beitrags um Theorie zum Thema PLL ging, beschäftigt sich der zweite mit einem PLL-gesteuerten VFO für einen 50-MHz-Empfänger bzw. -Transceiver. Die Kombination digitale PLL-Frequenzrasterzeugung - stufenweise gezogener Quarzoszillator erlaubt eine quasianaloge Abstimmung.

## Das Steuerprogramm

Um auch den Aufwand der Software zu erkennen, sei nachfolgend stark vereinfacht der Ablauf im steuernden Mikrocontroller erläutert. In verbaler Kurzform geht es dabei um eine praktische Lösung, die in Bild 9 dargestellte PLL für einen 50-MHz-Transceiver.

Ausgangspunkte sind ein Oszillatorbereich von 28,000 bis 30,000 MHz, eine ZF von 22,000 MHz, eine Schrittweite von 1 kHz, Frequenzanzeige mit Display sowie ein 8-MHz-Quarzoszillator. Oszillatorfrequenz und ZF ergaben sich aus praktischen Gründen, da sich beide bequem in einem KW-Empfänger kontrollieren lassen.

Mit diesen Daten liegt bereits der größte Teil des Datentelegramms beim TSA 6060 fest. Es müssen „nur“ noch die Werte für den programmierbaren Teiler gewonnen werden. Es gilt, einen Wertebereich von 28000 bis 30000 in binärer Form bereitzustellen. Die Wandlung der Dezimalzahl 30000 in die Binärf orm ergibt 01110101 00110000, bei 28000 sind es 01101101 01100000 (die Lücke in den binären Zahlenreihen soll die Bytes abgrenzen). Somit sind in diesem Fall die Datenbits S0 bis S6 variabel im Datenbyte DB0, S7 bis S14 im Datenbyte DB1, S15 variabel und S16 fix im Datenbyte DB2 zu übertragen. DB2 kann vereinfacht werden, wenn man S15 fest als 1, S16 fix zu 0 vorgibt. Das schränkt den Frequenzbereich zwar ein, vereinfacht aber die Software. Dem Prozessor obliegt nun die Aufgabe, die Werte des Teilerfaktors um eine Stelle



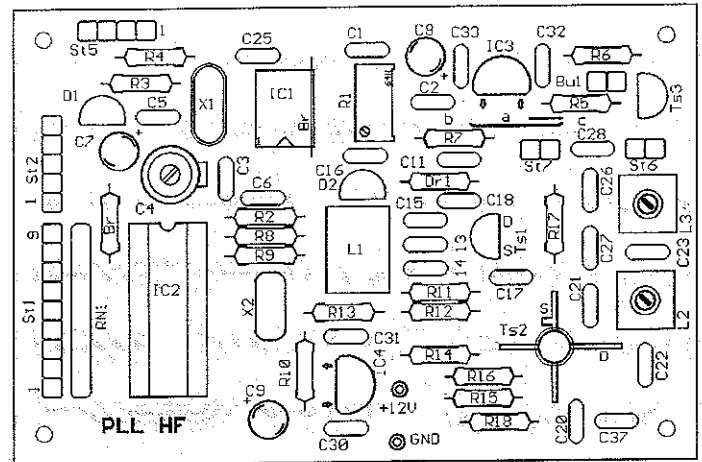
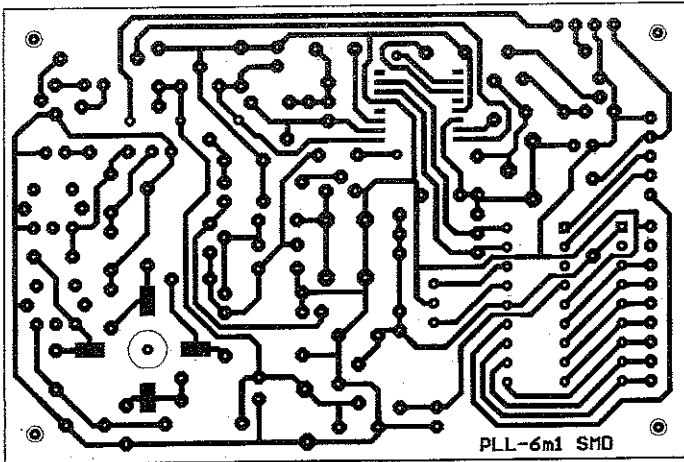


Bild 10: Leitungsführung der Hauptplatine 6M1 für die PLL für einen 6-m-Transceiver

Bild 11: Bestückungsplan der Hauptleiterplatte 6M1 der PLL für einen 6-m-Transceiver

linkszuschieben, so daß CP an erster Stelle konstant bleibt und dann erst die Übertragung der Stelle S0 erfolgt. Dadurch wird auch S7 in DB1 und S15 in DB2 geschoben. Damit ist das gesamte Telegramm definiert.

Zur Gewinnung der Binärwerte für 28 000 bis 30 000 benötigt man einen binären Vorwärts/Rückwärts-Zähler, der zwei Bytes breit sein muß. Beim Programmstart bzw. Einschalten des Gerätes kann man ihn mit einem Festwert (z.B. 28 000) laden, womit der Zähler zu Beginn auf dem Bandanfang steht. Es besteht auch die Möglichkeit, den EEPROM des Prozessors auslesen, in dem (sofern so programmiert) der zuletzt eingestellte Frequenzwert, z.B. 28 012 (entsprechend 50 012 kHz), gespeichert wurde.

Im praktischen Beispiel wird der Inhalt des Binärzählers durch einen Tastendruck jeweils um den Wert 1 (Taste UP) vergrößert bzw. um 1 (Taste DWN) verringert. Zur Beschleunigung der Frequenzänderungen sind die Tasten +100k sowie -100k vorgesehen. Sie addieren bzw. subtrahieren im Zähler die Binärwerte für 100.

Der Programmablauf muß sicherstellen, daß jede Änderung im Zähler zunächst zu dem Programmteil gelangt, in dem das Datentelegramm für den TSA 6060 zusammengestellt wird. Zweitens ist der neue aktuelle Wert im EEPROM des Prozessors zu speichern. Im jetzigen Programmzustand kann man die PLL bereits betreiben. So gibt der VCO in 1-kHz-Schritten Frequenzen von 28 000 bis 30 000 kHz aus.

Geplant war aber auch eine aktuelle Frequenzanzeige. Ich persönlich favorisiere (aus programmtechnischen und Aufwandsgründen) eine vierstellige LED-Anzeige. Bei 1-kHz-Schritten entfällt also für 50 MHz die Megahertz-Zehnerstelle; für meine Begriffe kein Beinbruch.

Im Programmablauf muß man nun den aktuellen Zählerstand kopieren, denn die folgende Programmsequenz verändert ihn. Zum kopierten Wert wird der Wert der ZF,

also für unser Beispiel 22 000 kHz, binär addiert. Da die 7-Segment-LEDs im BCD-Kode arbeiten, schließt sich eine Wandlung binär - BCD an. Diese Daten werden ebenfalls dem Display als Datentelegramm zugeführt (in [1] beschrieben, deshalb hier nicht weiter erläutert). Damit ist auch die Frequenzanzeige realisiert.

Sollte die Frequenz des Quarzoszillators für die Referenzfrequenz nicht exakt stimmen, gibt es eine Ablage zwischen aufbereiteter und angezeigter Frequenz. Am Ende dieser Software-Entwicklung steht nun eine PLL, die die obigen Forderungen erfüllt.

### ■ Beispiel für eine realisierte PLL

Am Beispiel der realisierten Schaltung der zuvor theoretisch behandelten PLL sei noch auf einige markante Details hingewiesen.

Bild 12: Die fertige Hauptleiterplatte der PLL 6M1. Links oben der Quarzoszillator der Referenzfrequenz. Mitte oben der Spindeltrimmer des Schleifenfilters.

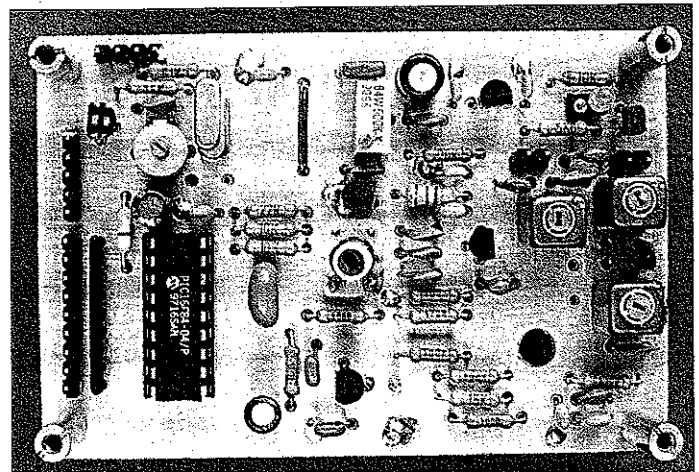
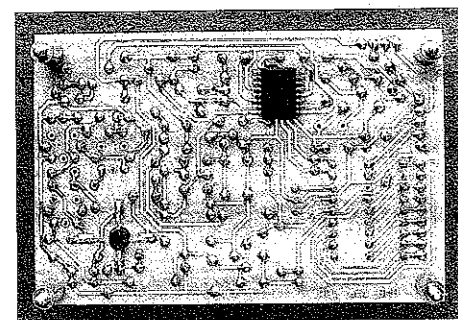


Bild 13: Die Unterseite der Hauptleiterplatte trägt den TSA 6060 in SMD-Bauform.



In Bild 9 ist IC1 (TSA 6060) der PLL-Schaltkreis, IC2 der Mikrocontroller. D2 verändert den VCO mit T1 in seiner Frequenz. R1, C1 und C2 bilden das in Bild 3 unten dargestellte Vor-Nacheil-Filter. Der variable R1 optimiert das Verhalten des Filters auf geringstmögliches Überschwingen bei schnellem Einschwingen sowie ein sauberes Oszillatorsignal. R7, C11 und Dr1 stellen das Tiefpaßfilter für die Zuführung der Abstimmspannung zur Kapazitätsdiode dar. T2 ist ein Verstärker, dessen Ausgangssignale die beiden Bandfilter L2/C22 und L3/C26, C27 selektieren. An St7 stehen  $U_{eff} \approx 280$  mV an 50  $\Omega$  für den Empfangsmischer (hier ein IE-500) zur Verfügung.

Der Sendermischer wird über C28 angekoppelt, wobei dessen Kapazität nach dem Mischereingang bemessen werden sollte.

Hochohmig stehen hier  $U_{eff} \approx 1200$  mV zur Verfügung. Ursprünglich war noch ein Saugkreis für die 2. Oberwelle vorgesehen. Er erwies sich als überflüssig, da sie mehr als 45 dB unter dem Nutzsignalpegel lag. Mit C4 und bei Bedarf auch noch mit C3 stellt man die genaue Referenzfrequenz ein. Die externe Feinabstimmungsspannung wird über R4 zugeführt. R3 schließt den Stromfluß für D1, C5 wirkt als Verkürzungskapazität für die Diode D1.

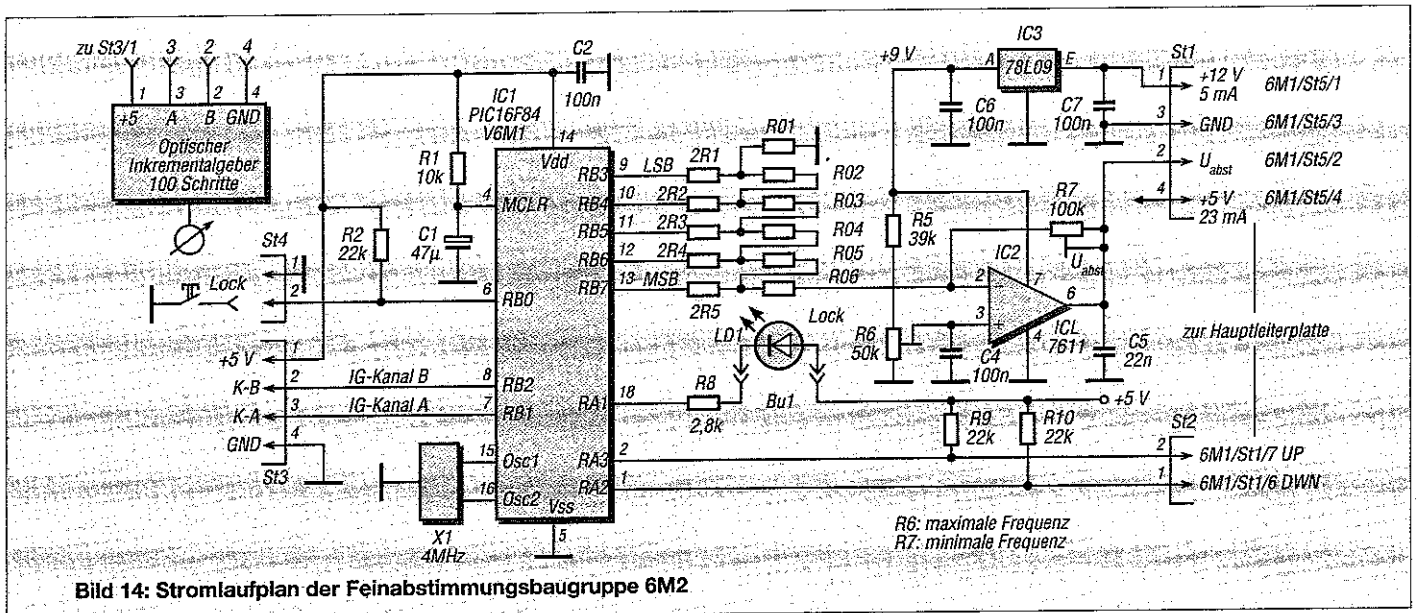


Bild 14: Stromlaufplan der Feinabstimmungsbaugruppe 6M2

Dargestellt ist noch die mögliche Feinverstellung mittels Potentiometer. Die beiden Trimmstellen begrenzen den Variationsbereich des Potentiometers sowohl gegen Masse als auch gegen +12 V. Es ist zu erkennen, daß mit einer geänderten Software sowie geänderten frequenzbestimmenden Elementen beispielsweise eine PLL für das 80-m-Band mit einer ZF von 9 MHz und einem VCO für 12,5 bis 12,8 MHz sowie der hier verwendeten Schrittweite von 1 kHz aufgebaut werden kann.

In praktischen Beispiel steht nun das Band in quarzstabilisierten 1-kHz-Schritten zur Verfügung, für CW oder SSB nicht jedermanns Sache.

■ Verfeinerung der Frequenzeinstellung

Als Ausweg bieten sich zwei Varianten an: Der Frequenzbereich der PLL wird so bemessen, daß das Ausgangssignal noch mit einer geringfügig veränderbaren Oszillatorfrequenz gemischt wird. Vorteil: Unabhängig vom Bandanfang und Bandende bleibt die Frequenzänderung gleich groß. Nachteile: Zusätzlicher Oszillator, Mischprodukte.

Die zweite Variante benutzt den Quarzoszillator der Referenzfrequenz selbst. Eine eigene Abstimmspannung, variabel über ein Feinabstimmpotentiometer, verschiebt die Quarzfrequenz geringfügig (vgl. Bild 9 oben). So läßt sich die Lücke zwischen zwei Rasterfrequenzen überbrücken.

Vorteile: minimaler Bauelemente- und Abgleichaufwand. Nachteile: etwas erschwerte Bedienung, und das Verhältnis der Frequenzänderung ist vom Bandanfang zum Bandende nicht mehr konstant. Das ergibt sich aus dem Verhältnis der Teilungsfaktoren von  $30000/28000 = 1,071$ . Bei Abgleich in VCO-Bandmitte (29000) entstehen für Bandanfang und -ende Differenzen des Feinabstimmbereichs von  $\pm 35$  Hz.

■ Drehknopf statt Up/Down

Für die Frequenzfeineinstellung muß bei beiden Varianten also eine der Tasten UP/DWN und anschließend das Potentiometer für die Feineinstellung betätigt werden. Eine einfache und billige, ein wenig umständliche, aber effektive Variante.

Besser als die Potentiometer-plus-Up/Down-Variante ist aber die Frequenzeinstellung über nur einen Drehknopf. Dazu entstand eine mikrocontrollergesteuerte Feinabstimmung. Die separate Baugruppe (Platine 6M2, Bild 10) sitzt hinter dem Display und ist etwas größer als dieses. Insgesamt kommt man bei der Sache aber nicht ganz billig weg.

Zunächst wird mit einem inkrementalen Geber (100 Takte/Umdrehung) je nach Drehrichtung die Wertigkeit eines binären 5-Bit-Zählers um den Wert 1 vergrößert oder verringert. Der dekodierte Zählerstand speist ein Stromsummen-Netzwerk mit den Widerständen R/2R. Der PIC arbeitet als einfacher Digital/Analog-Umsetzer.

Beim Zählerstand 0 beträgt die Ausgangsspannung theoretisch 0, bei 31 ebenso +5 V (die 32 Stufen sind kein Widerspruch zu den 100 Takten/Umdrehung). Dazwischen liegen gestuft die anderen Werte. Daraus ergeben sich etwa 31 Hz Schrittweite. Die Schrittweite ist über den 1-kHz-Bereich prinzipbedingt nicht konstant, weil es sich ja nur um eine quasianaloge Steuerung handelt. Bei der Dimensionierung entsprechend Bild 9 folgt die Oszillatorfrequenz der Steuerspannung allerdings recht linear. Einen Einfluß hat zudem die (relative) Genauigkeit der Widerstände des R/2R-Netzwerks.

Mittels eines nachfolgenden Operationsverstärkers ICL 7611 (erlaubt Ausgangsspannungen bis fast 0 bzw.  $U_B$ ) kann man die Abstimmspannung zu einem höheren Wert verschieben (R6); die Verstärkungseinstellung (R7) kalibriert die Abstimmbreite. Diese Option hebt die Abstimmspannung in den Bereich 3,3 bis 7,5 V. Rund wird die Angelegenheit aber erst dadurch, daß hier auch noch die Betätigung der beiden Tasten UP und DWN softwaremäßig erfolgt: In Abhängigkeit von der

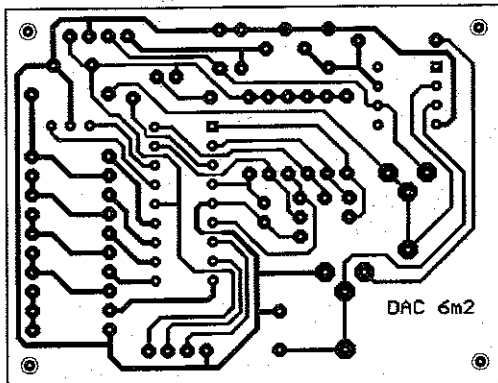


Bild 15: Leitungsführung der Platine 6M2 für die Feinabstimmungsbaugruppe

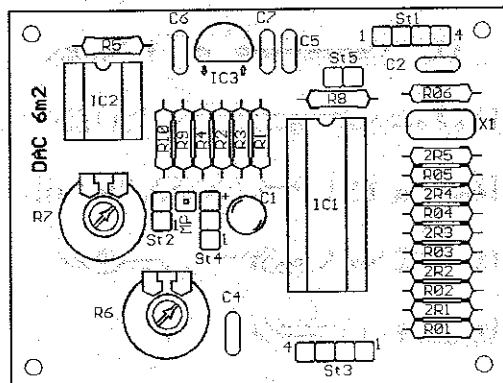


Bild 16: Bestückungsplan der Feinabstimmungs-Leiterplatte 6M2

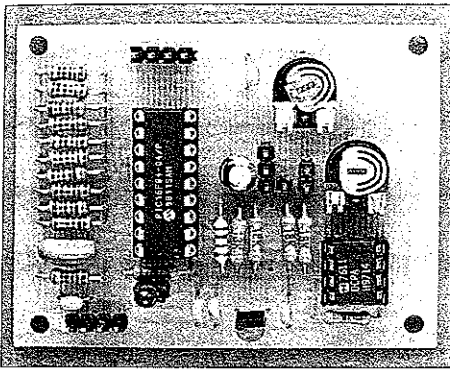


Bild 17: Die Leiterplatte der Feinabstimmungsbaugruppe 6M2 mit DAC. Links das R-2R-Netzwerk

Drehrichtung des Impulsgebers entsteht beim Übergang des Zählerstandes von 0 auf 31 bzw. von 31 auf 0 an den PIC-Ports RA2 bzw. RA3 ein Impuls, der die entsprechende Tastenbetätigung ersetzt. So entsteht insgesamt der Eindruck einer analogen Frequenzeinstellung. Jeder 1-kHz-Sprung der PLL der Hauptleiterplatte erzeugt allerdings im HF-Ausgangssignal ein feines Klicken. Das ist systembedingt und läßt sich nicht eliminieren. Die Wahl der in der Praxis fast nicht mehr wahrnehmbaren Schrittweite von etwa 31,25 Hz (gleiche Stufen vorausgesetzt, s.o.) dürfte hinsichtlich Aufwand und Ergebnis optimal sein.

Beim Abgleich der Abstimmbreite der Feinabstimmung ist zu beachten, daß ihr Gesamt-Frequenzumfang mit der Schrittweite möglichst exakt zusammenpassen muß. Sonst ist der Schritt von Stufe 31 zu Stufe 0 der Feinabstimmung und dem damit verbundenen Schritt zur nächsten PLL-Stufe kleiner oder größer als die anderen der Feinabstimmung (die aber durch die analoge und nicht allzu lineare Steuerung der Quarzoszillators ebenfalls nicht völlig gleich sind, s.o.). Insgesamt muß der Feinabstimmbereich von Stufe 0 bis 31 also  $1 \text{ kHz} \cdot 31/32 = 31 \cdot 31,25 \text{ Hz} = 968,75 \text{ Hz}$  betragen, damit besagter Umschaltschritt ebenfalls auf 31,25 Hz kommt.

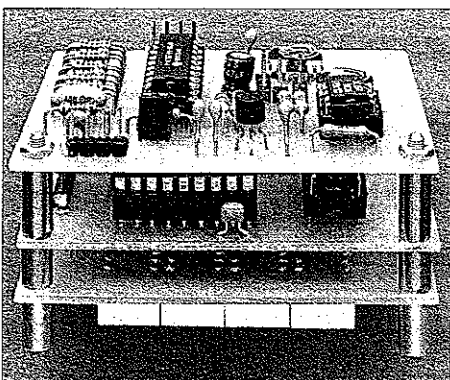


Bild 18: Die Display-Leiterplatte, die zugehörige Dekoderleiterplatte [1] und die Feinabstimmungsbaugruppe DAC wurden mit Hilfe von Abstandsstücken zu einer Einheit verbunden. Fotos: Autor

Der bei der Potentiometer-plus-Up/Down-Variante recht unerhebliche Nachteil des über den Gesamtabstimmbereich nicht konstanten Feinabstimmbereichs wirkt sich bei der Einkopfabstimmung nachteiliger aus, denn der „Restsprung“ im 1-kHz-Raster differenziert auch um  $\pm 35 \text{ Hz}$ . Deshalb sollte man hier zweckmäßigerweise besser beim Aktivitätszentrum 28 100 (50,1 MHz) auf den „richtigen Restsprung“ abgleichen.

Die Taste LOCK soll eine Frequenzveränderung durch unbeabsichtigtes Betätigen des inkrementalen Gebers IG verhindern. Sie wirkt im Programm als RS-Flip-Flop, so daß LD1 den jeweiligen Status signalisieren muß.

Ursprünglich war noch eine 1-kHz-Taste vorgesehen, d.h., jeder Takt des IG schaltete die Frequenz der Hauptleiterplatte je nach

Drehrichtung um  $\pm 1 \text{ kHz}$  weiter. Die erforderliche Zweihandbedienung Drehknopf plus Taste habe ich aber als ungünstig empfunden. Die jetzige Lösung mit einer Frequenzänderung um etwa 3 kHz je Umdrehung des Drehknopfes und die schrittweise Änderung um  $\pm 100 \text{ kHz}$  durch die beiden Tasten der Hauptleiterplatte erscheint vorzuziehen. Der Löwenanteil von den 23 mA Stromaufnahme der PIC-Feinabstimmung entfällt übrigens auf die Optoelektronik des Impulsgebers.

Interessierte finden die PIC-Programme in der FUNKAMATEUR-Telefonmailbox.

Literatur

- [1] Perner M., DL7UMO: LED-Display mit serieller Dreileitersteuerung, FUNKAMATEUR 47 (1998), H. 5, S. 664

## Koaxialkabel der Reihe RG-xx

Des öfteren findet man preiswert Koaxialkabel in Sonderangeboten und auf Flohmärkten. Neben den wohl bekanntesten Typen wie RG-58C/U und RG-213/U gibt es aber noch weitere recht brauchbare Kabel für den Amateurbereich.

Diese Tabelle liefert einen Überblick über Impedanz, Außendurchmesser sowie die län-

genbezogene Dämpfung solcher Kabel. Die angegebenen „spezifischen“ Dämpfungswerte geben dabei Anhaltspunkte zur Berechnung der für die EMV-Berechnung einer Antennenanlage wichtigen Verluste einer konkreten Speiseleitung. Die Angaben entstammen verschiedenen angelsächsischen Literaturstellen. Max Perner, DM2AUO

### Dämpfungswerte der Koaxialkabel

Typ	Z [Ω]	Außen- durchm. [mm]	Verkür- zungs- faktor	Dämpfung <sup>1</sup> [dB/100 m] bei						C/I [pF/ 100 m]	U <sub>eff,max</sub> [V]
				1 MHz	10 MHz	100 MHz	1 GHz	3 GHz	100 MHz		
RG-5/U	52,5	8,4	0,659	0,68	2,5	9,5	37,7	72,2	93,5	3000	
RG-5B/U	50,0	8,4	0,659	0,52	2,2	7,8	28,9	54,8	97	3000	
RG-6A/U	75,0	8,4	0,659	0,68	2,5	9,5	36,7	68,9	65,5	2700	
RG-8A/U <sup>2</sup>	50,0		0,659	0,53	1,8	6,6	26,4	54,1	100	4000	
RG-9/U	51,0	10,7	0,659	0,53	1,9	6,6	23,9	50,8	98,5	4000	
RG-9B/U	50,0	10,8	0,659	0,57	2,0	6,9	29,5	59,1	100	4000	
RG-10A/U	50,0	12,1	0,659	0,53	1,8	6,6	26,2	54,1	100	4000	
RG-11A/U	75,0	10,3	0,66	0,59	2,3	7,5	25,6	54,1	67,5	5000	
RG-12A/U	75,0	12,1	0,659	0,59	2,17	7,5	26,2	54,1	67,5	4000	
RG-13A/U	75,0	10,8	0,659	0,59	2,17	7,5	26,2	54,1	67,5	4000	
RG-14A/U	50,0	13,8	0,659	0,39	1,35	4,6	18,0	39,4	98,5	5500	
RG-16A/U	52,0	16,0	0,670	0,32	1,31	3,9	21,9	52,5	97	6000	
RG-17A/U <sup>3</sup>	50,0		0,659	0,21	0,7	2,6	11,2	27,8	98,5	11000	
RG-18A/U	50,0	24,0	0,659	0,21	0,7	2,6	11,2	27,8	100	11000	
RG-19A/U <sup>4</sup>	50,0		0,659	0,13	0,56	2,2	12,3	25,2	100	14000	
RG-20A/U	50,0	30,4	0,659	0,13	0,56	2,2	12,3	25,2	100	14000	
RG-21A/U	50,0	8,4	0,659	4,6	14,4	42,6	141	278	98,5	2700	
RG-29/U	53,5	4,7	0,659	1,1	3,9	14,4	52,5	98	93,5	1900	
RG-34A/U	75,0	16,0	0,630	0,21	0,95	4,3	19,7	41	67,5	5200	
RG-34B/U	75,0	16,0	0,66	0,22	0,98	4,6	19,0	39	70,5	6500	
RG-35A/U	75,0	24,0	0,659	0,23	0,77	2,8	11,5	28,2	67,5	10000	
RG-54A/U	58,0	6,4	0,659	0,59	2,4	10,2	37,7	70,5	87	3000	
RG-55B/U	53,5	5,2	0,659	1,18	4,3	15,7	55,8	105	93,5	1900	
RG-55A/U	50,0	5,5	0,659	1,18	4,3	15,7	55,8	105	97	1900	
RG-58A/U	53,5	5,0	0,659	1,1	4,1	15,3	57,4	123	93,5	1900	
RG-58C/U	50,0	5,0	0,659	1,37	4,6	16,1	78,7	148	98,5	1900	
RG-59A/U	75,0	6,2	0,659	1,12	3,6	11,2	39,4	85,3	67,5	2300	
RG-59B/U	75,0	6,2	0,66	1,12	3,6	11,2	39,4	85,3	69	2300	
RG-62A/U	93,0	6,2	0,84	0,82	2,8	8,9	28,2	60,7	44,5	700	
RG-74A/U	50,0	15,6	0,659	0,33	1,25	4,9	19,7	37,7	98,5	5500	
RG-83/U	35,0	10,3	0,66	0,75	2,6	9,2	31,5	78,7	144,5	2000	
RG-133/A	95,0	10,3	0,66				keine Angaben		53	4000	
RG-213/U	50,0	10,3	0,659	0,52	1,97	6,2	26,2	54,1	97	5000	
RG-218/U	50,0	22,1	0,659	0,22	0,66	3,28	14,4	27,9	97	11000	
RG-220/U	50,0	28,5	0,659	0,13	0,66	2,3	11,8	25,3	97	14000	

1 - gerundete Werte, 2 - nun RG-213/U; 3 - nun RG-218/U; 4 - nun RG-220/U